

Please type a plus sign (+) inside this box → ☐

PTO/SB/05 (4/98)
Approved for use through 09/30/2000 OMB 0651-0032
Patent and Trademark Office: U S DEPARTMENT OF COMMERCE
Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number

UTILITY PATENT APPLICATION TRANSMITTAL

(Only for new nonprovisional applications under 37 C.F.R. § 1.53(b))

Attorney Docket No. 500.39240X00

First Inventor or Application Identifier Kosuke INOUE

Title See 1 in Addendum

Express Mail Label No.

APPLICATION ELEMENTS

See MPEP chapter 600 concerning utility patent application contents.

ADDRESS TO:

Assistant Commissioner for Patents
Box Patent Application
Washington, DC 20231

1. ☒ * Fee Transmittal Form (e.g., PTO/SB/17)
(Submit an original and a duplicate for fee processing)
2. ☒ Specification [Total Pages 41]
(preferred arrangement set forth below)
 - Descriptive title of the invention
 - Cross References to Related Applications
 - Statement Regarding Fed sponsored R & D
 - Reference to Microfiche Appendix
 - Background of the invention
 - Brief Summary of the invention
 - Brief Description of the Drawings (if filed)
 - Detailed Description
 - Claim(s)
 - Abstract of the Disclosure
3. ☒ Drawing(s) (35 U.S.C. 113) [Total Sheets 31]
4. Oath or Declaration [Total Pages]
 - a. ☐ Newly executed (original or copy)
 - b. ☐ Copy from a prior application (37 C.F.R. § 1.63(d))
(for continuation/divisional with Box 16 completed)
 - i. ☐ DELETION OF INVENTOR(S)
Signed statement attached deleting inventor(s) named in the prior application, see 37 C.F.R. §§ 1.63(d)(2) and 1.33(b).

5. ☐ Microfiche Computer Program (Appendix)
6. Nucleotide and/or Amino Acid Sequence Submission (if applicable, all necessary)
 - a. ☐ Computer Readable Copy
 - b. ☐ Paper Copy (identical to computer copy)
 - c. ☐ Statement verifying identity of above copies

ACCOMPANYING APPLICATION PARTS

7. ☒ Assignment Papers (cover sheet & document(s))
8. ☐ 37 C.F.R. § 3.73(b) Statement (when there is an assignee) ☒ Power of Attorney
9. ☐ English Translation Document (if applicable)
10. ☐ Information Disclosure Statement (IDS)/PTO-1449 ☐ Copies of IDS Citations
11. ☐ Preliminary Amendment
12. ☒ Return Receipt Postcard (MPEP 503)
(Should be specifically itemized)
13. ☐ * Small Entity Statement(s) ☐ Statement filed in prior application
(PTO/SB/09-12) ☐ Status still proper and desired
14. ☐ Certified Copy of Priority Document(s)
(if foreign priority is claimed)
15. ☒ Other: See 2 in Addendum

NOTE FOR ITEMS 1 & 13 IN ORDER TO BE ENTITLED TO PAY SMALL ENTITY FEES, A SMALL ENTITY STATEMENT IS REQUIRED (37 C.F.R. § 1.27), EXCEPT IF ONE FILED IN A PRIOR APPLICATION IS RELIED UPON (37 C.F.R. § 1.28).

Continued on

16. If a CONTINUING APPLICATION, check appropriate box, and supply the requisite information below and in a preliminary amendment:

☐ Continuation ☐ Divisional ☐ Continuation-in-part (CIP) of prior application No. /

Prior application information: Examiner

Group / Art Unit

For CONTINUATION or DIVISIONAL APPS only: The entire disclosure of the prior application, from which an oath or declaration is supplied under Box 4b, is considered a part of the disclosure of the accompanying continuation or divisional application and is hereby incorporated by reference. The incorporation can only be relied upon when a portion has been inadvertently omitted from the submitted application parts.

17. CORRESPONDENCE ADDRESS

☒ Customer Number or Bar Code Label

020457

or ☐ Correspondence address below

(Insert Customer No. or Attach bar code label here)

Name

Address

City

State

Zip Code

Country

Telephone

Fax

Name (Print/Type)

Carl Brundidge

Registration No. (Attorney/Agent)

29,621

Signature

Date

10-30-00

Burden Hour Statement: This form is estimated to take 0.2 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO Assistant Commissioner for Patents, Box Patent Application, Washington, DC 20231

Attorney Docket Number: 500.39240X00

First Named Inventor or Application Identifier: Kosuke INOUE

10/30/00
09/690185
U.S. PTO

Utility Patent Application Transmittal (PTO/SB/05):

15. Other Accompanying Application Parts (continued)

Info. Discl. Sheet Under 37 CFR 1.56 w/refs.

Attachment to PTO/SB/05 (4/98) Utility Patent Application
Transmittal

30917 U.S. PTO
09/698185
10/30/00

1. SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME
2. - FIGS. 1-25,26a-26b,27-32,33a-33b,34a-34b,
- 35-38,39a-39c,40-41
- Credit Card Payment Form

Under the Paperwork Reduction Act of 1995, no persons are required to respond to a collection of information unless it displays a valid OMB control number.

Approved for use through 09/30/2000. OMB 0651-0032
Patent and Trademark Office U.S. DEPARTMENT OF COMMERCE

PTO/SB/17 (12/99)

FEE TRANSMITTAL for FY 2000

Patent fees are subject to annual revision.
Small Entity payments must be supported by a small entity statement,
otherwise large entity fees must be paid. See Forms PTO/SB/09-12
See 37 C.F.R. §§ 1.27 and 1.28

TOTAL AMOUNT OF PAYMENT (\$710.00)

Complete if Known

Application Number
Filing Date October 30, 2000
First Named Inventor Kosuke INOUE
Examiner Name
Group / Art Unit
Attorney Docket No. 500.39240X00

METHOD OF PAYMENT (check one)

1. ☐ The Commissioner is hereby authorized to charge indicated fees and credit any overpayments to:

Deposit Account Number 01-2135

Deposit Account Name Antonelli, Terry, Stout & Kraus, LLP

- ☒ Charge Any Additional Fee Required
Under 37 CFR §§ 1.16 and 1.17

2. ☒ Payment Enclosed:

☐ Check ☐ Money Order ☒ Other

FEE CALCULATION

1. BASIC FILING FEE

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
101 690 201 345		Utility filing fee	710.00
106 310 206 155		Design filing fee	
107 480 207 240		Plant filing fee	
108 690 208 345		Reissue filing fee	
114 150 214 75		Provisional filing fee	

SUBTOTAL (1) (\$710.00)

2. EXTRA CLAIM FEES

Total Claims	Extra Claims	Fee from below	Fee Paid
14	-20** = 0	18	0
1	-3** = 0	80	0
Multiple Dependent			0

**or number previously paid, if greater, For Reissues, see below

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description
103 18 203 9		Claims in excess of 20
102 78 202 39		Independent claims in excess of 3
104 260 204 130		Multiple dependent claim, if not paid
109 78 209 39		** Reissue independent claims over original patent
110 18 210 9		** Reissue claims in excess of 20 and over original patent

SUBTOTAL (2) (\$0.00)

FEE CALCULATION (continued)

3. ADDITIONAL FEES

Large Entity Fee Code (\$)	Small Entity Fee Code (\$)	Fee Description	Fee Paid
105 130 205 65		Surcharge - late filing fee or oath	0.00
127 50 227 25		Surcharge - late provisional filing fee or cover sheet	0.00
139 130 139 130		Non-English specification	0.00
147 2,520 147 2,520		For filing a request for reexamination	0.00
112 920* 112 920*		Requesting publication of SIR prior to Examiner action	0.00
113 1,840* 113 1,840*		Requesting publication of SIR after Examiner action	0.00
115 110 215 55		Extension for reply within first month	0.00
116 380 216 190		Extension for reply within second month	0.00
117 870 217 435		Extension for reply within third month	0.00
118 1,360 218 680		Extension for reply within fourth month	0.00
128 1,850 228 925		Extension for reply within fifth month	0.00
119 300 219 150		Notice of Appeal	0.00
120 300 220 150		Filing a brief in support of an appeal	0.00
121 260 221 130		Request for oral hearing	0.00
138 1,510 138 1,510		Petition to institute a public use proceeding	0.00
140 110 240 55		Petition to revive - unavoidable	0.00
141 1,210 241 605		Petition to revive - unintentional	0.00
142 1,210 242 605		Utility issue fee (or reissue)	0.00
143 430 243 215		Design issue fee	0.00
144 580 244 290		Plant issue fee	0.00
122 130 122 130		Petitions to the Commissioner	0.00
123 50 123 50		Petitions related to provisional applications	0.00
126 240 126 240		Submission of Information Disclosure Stmt	0.00
581 40 581 40		Recording each patent assignment per property (times number of properties)	0.00
146 690 246 345		Filing a submission after final rejection (37 CFR § 1.129(a))	0.00
149 690 249 345		For each additional invention to be examined (37 CFR § 1.129(b))	0.00
		Other fee (specify):	0.00
		Other fee (specify):	0.00

* Reduced by Basic Filing Fee Paid

SUBTOTAL (3) (\$0.00)

SUBMITTED BY

Name (Print/Type)	Registration No (Attorney/Agent)	Telephone
Carl D. Brundidge	29,621	703-312-6600
Signature		Date 10-30-00

WARNING:

Information on this form may become public. Credit card information should not be included on this form. Provide credit card information and authorization on PTO-2038.

Burden Hour Statement This form is estimated to take 0.2 hours to complete. Time will vary depending upon the needs of the individual case. Any comments on the amount of time you are required to complete this form should be sent to the Chief Information Officer, Patent and Trademark Office, Washington, DC 20231. DO NOT SEND FEES OR COMPLETED FORMS TO THIS ADDRESS. SEND TO: Assistant Commissioner for Patents, Washington, DC 20231.



E5568

SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING THE SAME

半導体装置およびその製造方法

CROSS-REFERENCE TO RELATED APPLICATIONS

The present application is related to application serial number _____ filed by H. Temmei and eleven others corresponding to Japanese Patent Application No. 11-307986 filed October 29, 1999 and Japanese Patent Application Nos. 2000-134213 and 2000-134215 both filed April 28, 2000, the content of which is incorporated herein by reference in its entirety, and is also related to application serial number _____ filed by K. Inoue and eleven others corresponding to Japanese Patent Application No. 11-307986 filed October 29, 1999 and Japanese Patent Application Nos. 2000-134209, 2000-134210 and 2000-134211 all of the three filed April 28, 2000, the content of which is also incorporated herein by reference in its entirety.

BACKGROUND OF THE INVENTION

本発明は、フリップチップ接続を目的とする半導体装置の構造および製造方法に関する。

半導体装置の多くは積層構造となっており、各層の間には絶縁層が配置されている場合が多い。この絶縁層には開口部が設けられており、その開口部を通して、下層の端子と上層の端子とを接続する配線が形成されている。

絶縁層形成方法としては以下の方法が採用されている。つまり、感光性絶縁材料を半導体装置上にスピンコート法により塗布し、露光および現像を実施することで絶縁層の開口部を形成する。また、下層の端子と上層の端子とを接続する金属配線は、第二の感光性材料を絶縁層上層に塗布し、これに対して露光および現像を行うことでマスクを形成し、これとメッキ、スパッタ、CVD、蒸着等のプロセスを併用することで絶縁層下層の端子と上層とをつなぐ金属配線を形成する。マスクとして使用した感光性絶縁材料は不要となった後、これを除去する。

以上の工程により、絶縁層の下層にある端子と上層とを接続する配線が形成可

能となる。このような工程により形成された半導体装置の部分断面図を図 3 1 に示す。同図においては、アルミパッド 7 が絶縁層 1 2 下層の端子となっており、バンプパッド 3 が絶縁層上層の端子となっている。そして半導体が形成されたウェーハ 9 上に形成された絶縁層 1 2 は、アルミパッド 7 上に開口部が設けられている。また、アルミパッド 7 から、絶縁層 1 2 の上層のバンプパッド 3 まで、金属配線 1 1 が形成されている。バンプパッド 3 にはバンプ 1 0 が形成されている。なお、このようにアルミパッド 7 からバンプパッド 3 までの配線を形成することは再配線と呼ばれている。また、この際の絶縁層 1 2 の厚さは金属配線 1 1 の厚さとほぼ同等となっている。

このような工程を経て製造された半導体装置をプリント配線板のような回路基板上に実装して接続する形態のひとつにフリップチップ接続がある。図 3 2 はフリップチップ接続した半導体装置の断面図である。半導体装置 1 3 と回路基板 1 4 との接続は、半導体装置 1 3 の端子上に設けられたバンプ 1 0 が回路基板上で



溶融後に再度固体化することで実現されている。半導体装置 1 3 と回路基板 1 4 との間隙は高剛性の樹脂で充填されている。なお、この樹脂は、アンダーフィル 1 5 と呼ばれ、接続部を補強する効果がある。アンダーフィルを実施したフリップチップ接続の例として特開平 1 1 - 1 1 1 7 6 8 号公報がある。

SUMMARY OF THE INVENTION

しかしながら上記従来技術には、以下のような問題がある。

第一に半導体装置と回路基板との間隙への樹脂の供給方法に難がある。つまり、隙間が一般的に 0. 3 mm 以下である間隙に対して樹脂を供給する方法として、毛細管現象を利用する方法がとられている。しかし、アンダーフィル用の樹脂材料は、高粘度の液状樹脂であるので、隙間に埋め込む時間がかかり、また空泡が残存しやすい等の問題がある。

第二に半導体装置の取り外しに難がある。つまり、回路基板に接続した半導体装置が不良品であった場合、同半導体装置を回路基板上から取り外しても、硬化したアンダーフィル材料が、取り外した後も回路基板上に残留してしまうため、回路基板の再生が難しいという問題が存在する。

第一および第二の問題点を解決するためにも、アンダーフィルを実施せずに、半導体装置を回路基板に接続することが望ましい。しかしながら、アンダーフィルは、完成した電気製品を使用する際の発熱等による接続部に生じる歪みに起因する接続部の破壊を防止する目的で実施されており、実施しない場合には、半導体装置の接続寿命が極端に短くなってしまうという問題が生じる。

本発明の目的は、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現するにあたって、半導体装置の縦横寸法が小さい場合であっても半導体装置毎に絶縁層を形成することにある。

本発明は上記目的を達成するために、特許請求の範囲の通りに構成するものである。例えば、複数の半導体装置にまたがる厚膜絶縁層を印刷形成し、配線が存在しない部分を切断して厚膜絶縁層を分割するものである。

これによってアンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現でき、かつ半導体装置の縦横寸法が小さい場合であっても半導体装置毎に絶縁層を形成することができることとなる。なお、本明細書では、この厚膜

絶縁層を応力緩和層と記載している。

BRIEF DESCRIPTION OF THE DRAWINGS

図1は、本発明の半導体装置の一実施例の構造を示す部分断面図である。図2は本実施例の半導体装置が連続的に形成されている状態を示す平面図である。図3は、本発明の半導体装置の製造工程の一例を示した図である。図4は、本発明の半導体装置の製造工程の一例を示した図である。図5は、本発明の半導体装置の製造工程の一例を示した図である。図6は、本発明の応力緩和層の形成に使用する印刷用マスクを示した図である。図7は、応力緩和層を印刷している工程を示す図である。図8は、印刷マスクがウェーハより上昇する版離れ工程を示す図である。図9は、応力緩和層が形成された半導体装置を示した図である。図10は、露光用マスクをレジストに密着させた状態を示した図である。図11は、再配線用配線の一例を示した図である。図12は、再配線用配線の別の一例を示した図である。図13は、実際の再配線用配線パターンの現像不足を示す図である。図14は、再配線用配線の別の一例を示した図である。図15は、再配線用配線の別の一例を示した図である。図16は、再配線用配線の別の一例を示した図である。図17は、本発明における第七工程までを経た半導体装置を示した図である。図18は、応力緩和層の膜厚と応力の関係を示した図である。図19は、応力緩和層の膜厚と α 線の関係を示した図である。図20は、本発明の半導体装置の構造の一実施例を示す図である。図21は、本発明の半導体装置の構造の一実施例を示す図である。図22は、本発明の半導体装置の構造の一実施例を示す図である。図23は、本発明の半導体装置の構造の一実施例を示す図である。図24は、応力緩和層の膜厚を部分的に薄くした半導体装置を示した図である。図25は、応力緩和層の膜厚を部分的に薄くした半導体装置を回路基板に接続した状態を示した図である。図26^{a, b}は、本発明の半導体装置の構造の一実施例を示す図である。図27は、応力緩和層を半導体装置と隣の半導体装置との境界をまたいで形成した状態を示した図である。図28は、応力緩和層を切断する方法を示した図である。図29は、半導体装置を基板に搭載した一実施例の図である。図30は、半導体装置を基板に搭載した別の一実施例の図である。図31は、従来の半導体装置を示した図である。図32は、従来の半導体装置を回路基板に接続した状態を

33a, 33b
示した図である。図3-3は、本発明の半導体装置の構造の一実施例を示す図である。
34a, 34b
図3-4は、本発明の半導体装置の構造の別の実施例を示す図である。図3-5は、本発明の半導体装置の構造の別の実施例を示す図である。図3-6は、本発明の半導体装置の構造の別の実施例を示す図である。図3-7は、本発明の半導体装置の構造の一実施例を示す図

である。図3-8は、本発明の半導体装置の構造の別の実施例を示す図である。

39a, 39b, 39c
図3-9は、本発明の半導体装置の構造の別の実施例を示す図である。図4-0は、
本発明の半導体装置の構造の別の実施例を示す図である。
(図4-1は、ガラス転移温度と線膨張係数の関係を示す図である。)
(図4-1は、ガラス転移温度と線膨張係数の関係を示す図である。)

DETAILED DESCRIPTION OF THE ~~PREFERRED~~ EMBODIMENTS

以下、本発明の一実施例について図を併用しつつ説明する。なお、全ての図において、同一符号は同一部位を示しているため、重複する説明を省いている場合があり、また説明を容易にするため各部の寸法比を実際とは変えてある。

まず、本実施例による半導体装置の構造について説明する。半導体装置は、ウェーハ単位で多数個が一括して製造されるが、以下では説明を容易にするために、その一部を取り出して説明する。図1に本実施例の半導体装置13の部分断面図を示す。

半導体回路が形成されたウェーハ9とは、半導体製造工程でいうところの前工程を終了したウェーハであり、多数個の半導体装置13に分割切断前のものである。各半導体装置13には外部用接続端子、例えばアルミパッド7が形成されている。このアルミパッド7は従来型の半導体装置13において、QFP (Quad Flat Package) などの半導体パッケージにおさめる場合に、金ワイヤ等を接続し、半導体パッケージの外部端子との導通を実現するために使用されている。半導体回路が形成された半導体装置13の表面は、アルミパッド7上および多数個の半導体回路が形成されたウェーハ9をチップ状の半導体装置13に切断する際の切断部24およびその周辺を除き、保護膜8に覆われている。この保護膜8には厚さ1乃至10マイクロメートル程度の無機材料からなる絶縁樹脂単独あるいは有機材料からなる絶縁樹脂を併用している。この保護膜8には厚さ1乃至10マイクロメートル程度の無機材料からなる絶縁膜を単独、あるいは前記無

機絶縁膜の上部に有機材料からなる有機絶縁膜を積層した複合膜を使用している。この複合膜を使用する場合、該有機膜は感光性樹脂材料を使用することが望ましい。本実施例で保護膜8の有機膜として好適な感光性材料を例示すると、感光性ポリイミド、感光性ベンゾシクロブテン、感光性ポリベンズオキサゾールなどがある。本実施例では、これに限らず保護膜として公知慣用の無機材料、有機材料あるいはこれらの複合膜が使用できる。例えば無機膜としては、SiNやSiO₂など可以使用できる。

また、該有機膜は無機膜のほぼ全面を覆うように形成されていても勿論かまわないが、図33に示されるようにアルミパッド7の近傍となる領域のみに形成されていてもかまわないし、図34に示されるように無機膜表面の任意の複数箇所のみ形成されていても構わない。このように有機膜の領域を限定することによって保護膜8の内部応力によるウェーハ9の反りが低減され、製造工程におけるハンドリングや露光時の焦点合わせなどの点で有利となる。なお本実施例では、アルミパッド7の近傍の領域とは、アルミパッド7の端部から最大距離1mmまでの領域を指している。なお、図33及び図34ではアルミパッド7の周囲の有機膜は連続領域に形成されているが、個々のアルミパッド毎にそれぞれ独立した領域に形成しても構わない。具体的には、例えば図35のような領域となる。図33から図35のいずれの形態を使用するかは、該有機膜に使用する感光性樹脂のパターン精度、膜の内部応力、および該半導体装置の素子特性を鑑みて決定する。ここで言う素子特性の一例を挙げると、該半導体装置への応力作用により素子内部の個々のアクティブセル（トランジスタ）におけるエネルギー障壁の準位が変動したりすることを指している。

保護膜8の上には厚さ35乃至150マイクロメートルの応力緩和層5が選択的に形成されている。応力緩和層の膜厚は、半導体素子のサイズ、応力緩和層の弾性率、半導体素子厚などにも依存していて一概には断定できないが、一般的に使用される半導体素子厚はおよそ150乃至750マイクロメートルであり、半導体素子とその表面に形成される応力緩和層とからなるバイメタルモデルで応力シミュレーション実験をおこなったところ、所要の応力緩和層膜厚は10乃至200マイクロメートルが望ましく、更に好ましくは35乃至150マイクロメー

トルであることがわかったため本実施例はこの膜厚範囲で形成した。これは、半導体素子の厚みに対して約 $1/20$ から $1/5$ 程度の厚みに相当する。膜厚が 35 マイクロメートルより小さくなると、所望の応力緩和を得ることができず、また膜厚が 150 マイクロメートルを越えて厚くなると応力緩和層 5 自身が持っている内部応力のためにウェーハの反りが発生し、露光工程でのピントズレや配線形成工程などでのハンドリング不具合などが発生し易くなり、生産性が低下するという問題がある。応力緩和層 5 は、半導体ウェーハ 9 より大幅に小さい弾性係数、例えば室温において 0.1 GPa から 10 GPa の弾性係数を有する樹脂材料により形成されている。この範囲の弾性係数を有する応力緩和層であれば信頼性のある半導体装置を提供することができる。すなわち、 0.1 GPa を下回る弾性係数の応力緩和層の場合、半導体素子そのものの重量を支えることが困難になって半導体装置として使用する際に特性が安定しないという問題が生じやすい。一方、 10 GPa を越える弾性係数の応力緩和層を使用すると、応力緩和層 5 自身が持っている内部応力のためにウェーハの反りが発生し、露光工程でのピントズレや配線形成工程などでのハンドリング不具合などが発生し易くなり、さらにはウェーハが割れるという不具合が発生する危険性すらある。応力緩和層 5 のエッジ部は傾斜を有しており、その平均勾配は 5 乃至 30% 程度である。 5% を下回る傾斜角の場合、傾斜が長くなりすぎて所望の膜厚が得られない。例えば、平均勾配 3% の傾斜角で厚み 100 マイクロメートルとするためには、 3 ミリメートル超の水平距離が必要となり左右のエッジ部をあわせるとほぼ 7 ミリメートルがなければ所望の膜厚が得られないことになる。一方、傾斜角が 30% 超の場合、水平距離の点では問題がないが、逆に配線形成の際に十分なステップカバレッジが得られない危険性が高い。特にめっきレジストの付き回りや露光および現像の工程でのプロセスマージンがなく、特別な技能または技術が必要となる。さらに傾斜角が大きい場合には、いわゆる応力集中効果が作用してそのエッジ部に応力が集中し、その結果としてエッジ部で再配線用配線 4 の断線が発生しやすくなる傾向があらわれ、配線構造に特別な工夫が必要となる場合がある。

図 1 の場合、応力緩和層 5 のエッジより 500 マイクロメートルの水平距離にて 50 マイクロメートルの膜厚となっているため、平均勾配は 10% である。再

配線用配線 4 は、銅などの導体で形成されており、アルミパッド 7 と応力緩和層 5 表面の突起状電極、例えばバンプパッド 3 とを接続している。またバンプパッド 3 上は、バンプパッド 3 の酸化を防止するための金めっき 2 を設けてもよい。半導体装置 1 3 の表面はバンプパッド 3 および多数個の半導体が形成されたウェーハ 9 を各半導体装置 1 3 に切断する際の切断部 2 4 を除き、表面保護膜 6 で覆われている。

表面保護膜 6 で保護膜 8 および応力緩和層 5 を完全に覆うことで封止しているため、半導体素子が形成されたウェーハ 9 の表面から保護膜 8 および応力緩和層 5 が剥離することを防止し、半導体の性能劣化を引き起こすイオン等の異物の侵入をも軽減できる。また、保護膜 8、応力緩和層 5、表面保護膜 6 は、いずれも切断部 2 4 より後退しているため、半導体装置 1 3 を切断分離する際に損傷を受けない。

表面保護膜 6 としては電気絶縁特性を有する各種樹脂材料を使用することが出来る。パターンを形成する必要があるため感光性材料であることが望ましいが、例えばインクジェットなどの高精度印刷に対応した材料を用いて印刷で成膜しても構わない。その他、カーテンコートなどの安価な塗布方法によって絶縁膜をベタ形成した後にフォトリソグラフィプロセスを用いてエッチングレジストを形成してパターニングし、このレジストパターンを用いて上記絶縁膜をエッチング加工、レジスト剥離という工程を経て成膜してもよい。

このような材料として、本実施例では様々な材料が使用可能であるが、いくつか例示すると（１）感光性材料としてアクリル変成感光性エポキシ樹脂、感光性ポリイミド樹脂、（２）インクジェット印刷材料としてポリアミドイミド樹脂、ポリイミド樹脂、（３）ベタ成膜用材料として変成トリアゾール樹脂、変成メラミン樹脂、ポリイミド樹脂などが好適に用いられる。感光性材料についてさらに具体的に例示すると、安価な感光性樹脂材料としてプリント基板製造工程で好適に使用されるソルダーレジストやフレキシブルプリント基板の表面カバーに用いられる感光性ポリイミドなどが表面保護膜 6 として好適に利用される。一方、ベタ成膜用材料としては、例えば東レ（株）のフォトニースTMなどが好適である。なお本実施例では、ソルダーレジストを用いた。

バンパッド3上には、バンパ1が形成されている。このバンパ1は、はんだ材料で形成するのが一般的である。ここでバンパ1が外部接続端子となる。

図2に図1で示した半導体装置13がウェーハ上に連続的に形成されている状態を、本来は存在するバンパ1を省略した平面図で示した。図2においてハッチングで示した部位が表面保護膜6であるソルダーレジストである。また、応力緩和層5が角を丸めた長方形に形成されている状態で形成されおり、各半導体装置13の間には各半導体装置13を分離する際の切りしろとなる切断部24が存在する。切りしろは、例えば表面保護膜6の端部から10乃至100マイクロメートルに位置するのが望ましい。10マイクロメートルより短いと各半導体装置を分離する際にチップングを誘発しやすくなる傾向があり、逆に100マイクロメートルより長くなると半導体素子として使用可能な有効面積が減少する。従って、半導体装置13の歩留まり向上のために切りしろと表面保護層6との間隔を本実施例では10乃至100マイクロメートルに位置させることが望ましい。なお、再配線用配線4の一端の下層には図示されていないがアルミパッド7が存在する。

この半導体装置構造によれば、応力緩和層5が再配線用配線4とウェーハ9間に存在するため、半導体装置13が回路基板14上に接続され、それが動作する際にバンパ1が受ける熱による歪みを分散させることが可能となる。このため、この半導体装置13を回路基板14に搭載してもアンダーフィル15を実施することなく接続寿命を延ばすことが可能となる。また、応力緩和層5はなだらかな傾斜部を有しているため、再配線用配線4の途中に応力集中部となる配線屈曲部は存在しない。

本実施例における半導体装置13の製造工程の一例を、図を用いて説明する。図3により第一工程から第三工程までを、図4により第四工程から第六工程を、図5により第七工程から第九工程を説明する。なお、いずれの図においても、本実施例における半導体装置13の断面構造がわかりやすいように、一部分を取り出した断面図としてある。

第一工程：

外部接続用のアルミパッド7が形成済みである半導体が形成されたウェーハ9については、従来の半導体装置13と同じ工程にて製造する。本実施例で使用した

半導体装置では外部接続用パッドの材質はアルミニウムであったが、外部接続パッドは銅であってもかまわない。本実施例では外部接続としてワイヤボンディングを使用しないため、外部接続パッドが銅の場合に生じやすいボンディング性の問題を考慮する必要がないからである。外部接続パッドが銅であれば配線の電気抵抗を低減できるため、半導体素子の電気特性向上の観点からも望ましい。

第二工程：

必要に応じて、保護膜 8 を形成する。保護膜 8 は、無機材料を用いて半導体製造工程におけるいわゆる前工程において既に形成される場合もあり、また、更に無機材料の上に有機材料を用いて重ねて形成する場合もある。本実施例に於いては、半導体工程におけるいわゆる前工程で形成された無機材料からなる絶縁膜、例えば CVD 法等で形成した窒化珪素、テトラエトキシシラン等によって形成された二酸化珪素、あるいはそれらの複合膜からなる絶縁膜の上に、有機材料である感光性ポリイミドを塗布し、これを感光、現像、硬化することで厚さ 6 マイクロメートル程度の保護膜 8 を形成している。これにより、半導体が形成されたウェーハ 9 上に保護膜 8 が形成される。本実施例では保護膜 8 の膜厚を 6 マイクロメートルとしたが、所要膜厚は当該半導体素子の種類によって異なっており、その範囲は 1 乃至 10 マイクロメートル程度となる。なお、図 13 に示しているように該有機膜は無機膜のほぼ全面を覆うように形成されていても勿論かまわないが、図 33～図 35 に示されるようにアルミパッド 7 の近傍となる領域のみに形成されていてもかまわない。無機材料のみからなる絶縁膜の場合、膜厚の範囲は 3 マイクロメートル以下となる。また、本願実施例で使用した感光性ポリイミド以外にも、ポリベンズオキサゾール、ポリベンゾシクロブテン、ポリキノリン、ポリフォスファゼンなども使用できる。

第三工程：

ペースト状ポリイミド材料を応力緩和層 5 の形成予定箇所に印刷塗布し、その後これを加熱することで硬化させる。これにより保護膜 8 上に応力緩和層 5 が形成される。

第四工程：

電気めっきに用いるための給電膜 16 をスパッタ等の方法で形成した後に、配線

の逆パターン17をフォトレジストを用いて形成する。

第五工程：

この給電膜16および配線の逆パターン17を利用して電気めっきを行い、再配線用配線4およびバンプパッド3の形成を行う。また、必要に応じて電気めっきを繰り返すことで再配線用配線4を多層構造とする。

第六工程：

フォトレジストからなる配線の逆パターン17および電気めっきの給電膜16をエッチング処理により除去する。

第七工程：

ソルダーレジストを用いて表面保護膜6を形成する。そして、このパターンを利用してバンプパッド3の最表面に無電解金めっき2を行う。

第八工程：

バンプパッド3上にフラックスと共にはんだボールを搭載し、加熱することでバンプパッド3にはんだボールを接続し、バンプ1を形成する。

第九工程：

半導体が形成されたウェーハ9をウェーハダイシング技術により半導体装置13に切断する。

以下では、上記の第三工程から第八工程までについて詳細に説明する。

まず、第三工程について説明する。印刷に使用するマスクは、プリント配線板に対するはんだペースト印刷などで使用する印刷用マスクと同じ構造のものが使用可能である。例えば、図6に示すように、ニッケル合金製のステンシル25を、樹脂シート26を介して枠27に貼り付けた形態のメタルマスクを使うことが出来る。印刷用マスクのパターン開口部28は、50マイクロメートル程度は印刷後にペーストが濡れ広がるため、それを見込んだ分、小さめに製作するようにしてもよい。図7に示すように、ペースト印刷は、印刷用マスクと半導体が形成されたウェーハ9のパターンとを位置合わせした状態で密着させ、その状態でスqueegeeがステンシル25上を移動することで、パターン開口部28を充填し、その後、印刷用マスクを半導体が形成されたウェーハ9に対して相対的に上昇させることで、印刷をするいわゆるコンタクト印刷をおこなう。なお、ここで言うウェ

一ハと印刷用マスクの密着は、両者の間に隙間を全くなくすることを必ずしも意味しない。ウェーハ上には既に保護膜8が部分的に形成されているため、この上に印刷マスクを隙間なく密着させることは実用上困難なためである。本実施例では、ウェーハと印刷用マスクとの間の隙間が0～100マイクロメートルとなるような印刷条件で印刷した。このほかにも、第一スキージで印刷用マスクのスキージ面全体をペーストでコーティングし、その後、第二スキージで印刷用マスクのパターン開口部28を充填し、かつ余分なペーストを除去する。その後、印刷用マスクを半導体が形成されたウェーハ9に対して相対的に上昇させる印刷方法もある。図8に示すように、印刷マスクをウェーハ9に対して相対的に上昇させる際、垂直に上昇させてもかまわないが、相対的に傾斜角を持つように動かしながら上昇させても良い。傾斜角を持たせることによって、印刷マスクがウェーハから離れる場合の版離れ角がウェーハ面内で均一になりやすい。また、印刷マスクはウェーハの一方の端から他方の端へ向かって離れていくことになり、版抜けが不安定になりやすい版離れの最後の瞬間は半導体装置のない領域で行われることになって歩留り向上の点でも有利となる。さらに、同一の印刷機を用いて複数枚ウェーハに連続的印刷を行なう場合には、適宜のタイミングでマスク版の裏側を拭きとる工程を挿入すると良い。例えば、本実施例では10枚連続印刷すると1回マスク版の裏側の清掃を行ない、しかる後に11枚目の印刷を行なった。マスク裏側の清掃のタイミング、回数、その方法はペースト材料の粘度や固形分濃度、フィラー量などによって適宜調節が必要となる。

引き続きペーストが印刷塗布された半導体が形成されたウェーハ9をホットプレートや加熱炉を用いて段階的に加熱することでペーストが硬化し、応力緩和層5の形成が完了する。

ここで使用している応力緩和層5の形成用の材料は、ペースト状のポリイミドであり、保護膜8の上に印刷塗布された後に加熱することで硬化することが出来る。また、このペースト状のポリイミドは、ポリイミドの前駆体と溶媒およびその中に分散した多数のポリイミドの微小粒子からなっている。微粒子としては、具体的には平均粒径1乃至2マイクロメートルであり、最大粒径が約10マイクロメートルとなる粒度分布を有する微小粒子を使用した。本実施例に用いられて

いるポリイミドの前駆体は、硬化するとポリイミドの微小粒子と同一材料となるので、ペースト状のポリイミドが硬化した際には、一種類の材料からなる均一な応力緩和層5が形成されることとなる。本実施例では、応力緩和層形成材料としてポリイミドを用いたが、本実施例ではポリイミド以外にアミドイミド樹脂、エステルイミド樹脂、エーテルイミド樹脂、シリコーン樹脂、アクリル樹脂、ポリエステル樹脂、これらを変性した樹脂などを用いることも可能である。ポリイミド以外の樹脂を使用する場合には、上記ポリイミド微小粒子表面に相溶性を付与する処理を施すか、あるいは、上記ポリイミド微小粒子との親和性を向上するように樹脂組成に変成を施すことが望ましい。

上記列挙した樹脂のうち、イミド結合を有する樹脂、例えばポリイミド、アミドイミド、エステルイミド、エーテルイミド等では、イミド結合による強固な骨格のおかげで熱機械的特性、例えば高温での強度などに優れ、その結果として、配線のためのめっき給電膜形成方法の撰択肢が広がる。例えば、スパッタなどの高温処理を伴うめっき給電膜形成方法を選択できる。シリコーン樹脂やアクリル樹脂、ポリエステル樹脂、アミドイミド、エステルイミド、エーテルイミドなどイミド結合以外の結合で縮合した部分がある樹脂の場合、熱機械特性は若干劣るものの加工性や樹脂価格などの点で有利な場合がある。例えば、ポリエステルイミド樹脂では、一般にポリイミドよりも硬化温度が低いため扱いやすい。本実施例では、これらの樹脂の中から素子特性、価格、熱機械特性などを総合的に勘案してこれらの樹脂を適宜使い分ける。

ペースト状のポリイミド中にポリイミド微小粒子を分散させることで材料の粘弾特性を調整することが可能となるため、印刷性に優れたペーストを使用することが出来る。微小粒子の配合を調整することで、ペーストのチクソトロピー特性を制御することが可能となるため、粘度の調整と組み合わせることで、印刷特性を改善することが出来る。また、応力緩和層5の傾斜角度を調節することもできる。本願実施例で好適なペーストのチクソトロピー特性は、回転粘度計を用いて測定した回転数1 rpmでの粘度と回転数10 rpmでの粘度の比から求めた、いわゆるチクソトロピーインデックスが2.0から3.0の範囲にあることが望ましい。なお、チクソトロピーインデックスに温度依存性が現れるペーストの場合、チク

ソトロピーインデックスが2.0から3.0の範囲になるような温度領域で印刷すると高成績が得られる。

印刷したペースト状のポリイミドを加熱硬化した後は、ウェーハ9上に図9に示したような断面形状を有する応力緩和層5が形成される。このように印刷により応力緩和層5を形成すると、応力緩和層5のエッジ部より200乃至1000マイクロメートルのところにふくらみ部分が存在する場合があるが、このふくらみ部分の位置および存在の有無については、ペースト状のポリイミドの組成を調整したり、印刷に関わる各種条件を変更することで、ある程度制御可能となる。なお、この場合の印刷に関わる各種条件としては、メタルマスク厚さ、スキージ速度、スキージ材質、スキージ角度、スキージ圧（印圧）、版離れ速度、印刷時のウェーハの温度、印刷環境の湿度等々があげられる。

上記ふくらみ部分の高さや形状の制御は上記印刷条件によって達成できるが、その他の制御方法として、保護層8の構造調整による方法もある。例えば、図に示したように保護膜8の有機層の形成領域をパッド7の近傍のみに限定すれば、有機層上部に相当する部分の応力緩和層を盛り上げさせることは容易である。

また、図1に示すように応力緩和層5にふくらみ部分を積極的に形成した場合は、配線4のたわみ部分を形成することができ、これにより熱膨張などによる応力を吸収しやすい構造となり、断線をより防止することができる。具体的には、応力緩和層5の平均厚さに対して、最大で約25マイクロメートル、望ましくは7乃至12マイクロメートル程度の高さを持つふくらみ部分が形成されることが好ましい。この程度の頂点であれば、マスク印刷により十分形成可能である。例えばこのふくらみ部を半径が10マイクロメートルの半円筒形状と仮定すると、ふくらみ部の半弧の長さは $(2 \times 3.14 \times 10 \text{ マイクロメートル}) / 2 = 31.4$ マイクロメートルとなり、配線の冗長長さはふくらみ部1個について $31.4 - 10 = 21.4$ マイクロメートル、応力緩和層の両側に1つずつ形成した場合には42.8マイクロメートルとなる。このように、配線4に冗長部を設けることができるため、配線構造およびはんだ接合部に作用する熱応力が緩和され、従って、信頼性の高い配線構造を提供できる。なお、このふくらみ部の所要厚さは、応力緩和層5の膜厚および弾性率、半導体素子13のサイズ、半導体素子の消費

電力、半導体素子を搭載する回路基板 14 の物性値などを勘案した実験およびシミュレーションから求める。例えば、本実施例では半導体素子 13 の対角長さを L ミリメートルとし、半導体素子 13 とそれを搭載する回路基板 14 の線膨脹係数の差が $15 \text{ ppm}/^{\circ}\text{C}$ 、半導体素子 13 の基板搭載プロセス～動作中の ON/OFF によって生じる最大温度範囲が摂氏 200°C とすると、基板実装品が実使用環境での使用で配線部が受ける最大熱変形量は、 $15 (\text{ppm}/^{\circ}\text{C}) \times L / 2 (\text{mm}) \times 200 (^{\circ}\text{C}) = 0.0015 \times L$ ミリメートルとなる。従って、上記ふくらみ部に要求される冗長長さは $0.002 \times L$ ミリメートル程度あれば充分であると考えた。この計算からふくらみ部を半円筒形状で近似して、本実施例では、そのふくらみ部分の高さは応力緩和層 5 の平均厚さに対して $L / 2000 \sim L / 500$ ミリメートル程度の範囲に収まるようにした。

必要となる応力緩和層 5 の膜厚が 1 回の印刷および加熱硬化で形成されないときには、印刷及び材料の硬化を複数回繰り返すことで所定の膜厚を得ることができる。例えば、固形分濃度 30 乃至 40 % のペーストを用いて厚さ 65 マイクロメートルのメタルマスクを使用した場合、2 回の印刷で硬化後の膜厚として約 50 マイクロメートルを得ることが出来る。また特に、回路基板 14 に半導体装置 13 を接続した際に歪みが集中しやすい箇所に配置されているバンプ 1 については、該当する個所の応力緩和層 5 のみに限定して厚さを厚膜化することで歪みの集中を緩和することも出来る。このためには、例えばペースト状ポリイミドを半導体が形成されたウェーハ 9 上に対して、1 回目の印刷にて使用したものとは異なるメタルマスクを使い複数回の印刷をすれば良い。

また、第 2 の方法として、保護層 8 の構造を調整することによって応力緩和層の厚みを部分的に変更することもできる。例えば、図 37 に示すように、ひずみが集中し易いバンプ X の直下の領域は無機膜からなる保護層のみを使用し、その他の領域では無機膜の上に有機膜を形成した複合層を保護膜とする。このような保護膜の上に応力緩和層を形成すると、有機膜の保護膜のあるところとないところの応力緩和層の部分 A で緩やかな傾斜部が形成される。

いま、応力緩和層の膜厚が 50 マイクロメートルでその弾性率が 1 GPa 、有機膜の保護膜厚が 10 マイクロメートルでその弾性率が 3 GPa であるとする、有

機保護膜と応力緩和層からなる部分の平均弾性率（GPa/マイクロメートル）は $(3 \times 10 + 1 \times 50) / 60 \div 1.3$ となり、一方、部分Aにおける傾斜部の平均弾性率は1である。したがって、このような構造にすることにより、応力緩和層の熱応力は周辺部から有機保護膜が形成された部分に分散することになり、本来熱応力が集中する周辺部にあるバンプの破損を防止することができる。

なお、必ずしも応力緩和層中に微粒子を有する必要はなく、微粒子をペースト中に分散させない場合でも印刷に必要な最低限の粘弾性特性が確保されればよい。ただし、微小粒子をペースト中に分散させない場合は、印刷に関わる各種条件のマージンが極端に狭くなる可能性がある。

引き続き第四工程を説明する。本実施例では再配線用配線4を電気銅めっきと電気ニッケルの2層とした。なお、再配線用配線4の一端をバンプパッド3と兼用してもよい。ここでは、銅、ニッケルとも電気めっきを用いて導体を形成する方法を示したが、無電解めっきを用いることも可能である。

まず、電気めっきを実施するための給電膜16を半導体ウェーハ全面に形成する。ここでは、蒸着や、無電解銅めっき、CVDなども用いることが可能であるが、保護層8および応力緩和層5との接着強度が強いスパッタを用いることとした。スパッタの前処理として、ボンディングパッド7と再配線用配線4導体との間の導通を確保するためにスパッタエッチングを行った。本実施例におけるスパッタ膜としては、クロム（75ナノメートル）／銅（0.5マイクロメートル）の多層膜を形成した。ここでのクロムの機能は、その上下に位置する銅と応力緩和層等との接着を確保することであり、その膜厚はそれらの接着を維持する最低限が望ましい。クロム膜厚が厚くなると成膜時間が増大して生産効率が低下するという問題に加えて、保護層8や応力緩和層5を長時間にわたってスパッタチャンバー内に発生している高エネルギー状態のプラズマに曝すことになり、これらの層を形成している材料が変質するという危険性がある。なお、所要膜厚は、スパッタエッチングおよびスパッタの条件、クロムの膜質などによっても変動するが、おおむね最大で0.5マイクロメートルである。なお、本実施例で使用したクロム膜に代えてチタン膜やチタン／白金膜、タングステンなどでも代替できる。一方、スパッタ銅の膜厚は、後の工程で行う電気銅めっき及び電気ニッケルめ

きを行ったときに、めっき膜の膜厚分布が生じない最小限度の膜厚が好ましく、めっき前処理として行なう酸洗などでの膜減り量も考慮に入れたうえで膜厚分布を誘発しない膜厚を決定する。スパッタ銅の膜厚を必要以上に厚くした場合、例えば1マイクロメートルを越える銅厚の場合には、スパッタ時間が長くなって生産効率が低下するという問題に加えて、後の工程で実施する給電膜16のエッチング除去の際に長時間エッチングが避けられず、その結果として再配線用配線4のサイドエッチングが大きくなる。単純な計算では、1マイクロメートルの給電膜をエッチングする場合には配線も片側1マイクロメートル、両側で2マイクロメートルのエッチングが起こる。実際の生産では、給電膜のエッチング残りが発生しないようにオーバーエッチングすることが一般的に行われているため、1マイクロメートルの給電膜をエッチングする場合には配線が5マイクロメートル程度サイドエッチングされることになる。サイドエッチングがこのように大きくなると、配線抵抗が大きくなったり、断線を誘発しやすくなったりして、配線性能の観点で問題を発生しやすい。従って、スパッタ銅の膜厚はおおむね最大で1マイクロメートルとなる。

次に、ホトリソグラフィ技術を用いて、再配線用配線4の逆パターン形状17をレジストを用いて形成する。図4中のBで示した応力緩和層5のエッジ部におけるレジストの膜厚は、斜面部から流れ出たレジストにより、他の場所と比べ厚くなる。このため、解像度を確保するためには、ネガ型の方が好ましい。レジストとして、液状レジストを用いた場合、図4中のBで示した応力緩和層5のエッジ部の斜面上部ではレジスト膜厚が薄くなりやすく、斜面下部では逆にレジスト膜厚が厚くなり易い傾向がある。斜面上部と斜面下部とで膜厚の異なるレジストを同一露光量、同一現像条件でパターニングするには広い現像裕度が必要となる。一般に、膜厚に対する現像裕度はポジ型感光特性レジストよりもネガ型感光特性レジストが広いため、本実施例ではネガ型の液状レジストを用いた。なお、フィルムレジストを使用する場合には、斜面上下での膜熱差は発生しないためネガ型でもポジ型でも使用可能となるが、斜面部はななめから露光することになって実質光路長が長くなるため、この場合にもネガ型を用いると好成績が得られることが多い。応力緩和層5のエッジ部の傾斜が大きい場合やブリーチング特性の弱い

フィルムレジストを用いる場合には、ネガ型が特に好ましい。

本実施例では、図10に示すように、露光マスク21とレジスト22が密着し、一部に隙間20を有するタイプの露光機を用いた。該露光機での解像限界は、露光用マスク21とレジスト22とが密着した場合で約10マイクロメートルであった。我々の実験結果によると、露光マスク21下部の隙間20と解像する配線幅の関係は、表1に示すようになった。なお、表1中の値は露光機の光学系や現像条件、レジストの感度、レジスト硬化条件、配線幅／配線間隔の比などにより変化する。

表1に示している実験結果は、配線幅／配線間隔の比が1.0の場合の値である。

【表1】

表 1

		露光マスク下部の隙間 [μ		
		40	60	80
配線幅 [μm]	15	×	×	×
	20	○	×	×
	25	○	○	○
	30	○	○	○
	40	○	○	○
	50	○	○	○

○ : 解像可
× : 解像不可

図11にアルミパッドとの接続部23とバンプパット3が再配線用配線4で接

続されている様子を示す。本実施例で使用した露光装置の場合には、表1の横軸である露光マスクの下部の隙間は応力緩和層の厚さにほぼ対応しているので、例えば応力緩和層の厚さが60マイクロメートルであれば配線の幅は25マイクロメートルまで解像可能である。したがって、信号線の配線幅を25マイクロメートルとし、電源またはグランド線の配線幅を40マイクロメートルとして配線することもできる。また、信号線の配線を25マイクロメートルとして、その信号線の一部を太くすることも可能である。

図12に応力緩和層5の傾斜部付近における再配線用配線4を拡大して示す。上述のように、応力緩和層5のエッジ部近傍でレジスト膜厚が不均一となっているため、その領域で現像不足が発生しやすい傾向があった。図13に実際に応力緩和層5のエッジ部分で現像不足が起こっている様子を示す。本実施例では、この対策のために現像液の回り込みを改善することによって解決した。より具体的に例示すると、配線パターン形状を図14や図15に示したように変更することなどの方策である。

図14はアルミパッドとの接続部23から応力緩和層5の頂上付近まで配線幅を太くした場合を、図15は解像性が悪い応力緩和層5のエッジ部分のみの配線幅を太くした場合を示している。なお、これら図14および図15における配線幅は、応力緩和層5の厚さと表1に示した解像特性とを考慮して決定する。他の解決策として現像時間を延長することで現像残りを解消する方法も考えられる。また、マスク面で光が回折するため、露光マスク21の下に隙間20が存在することに起因して解像性低下やパターン精度低下が起こる場合がある。

この現象の解決策として、(1)露光機の光学系変更、(2)レジストのブリーチング性改良、(3)レジストのプリベーク条件適正化、(4)多段露光などがあげられる。露光機の光学系の変更について具体例を1つ挙げると、NA値が0.0001以上0.2以下の露光機を使用するという方策があげられる。ここで挙げた例に限らず、公知慣用のプロセス上の工夫を適宜組み合わせることで、パターンの解像性、精度を向上することができる。

応力緩和層5のエッジ部はウェーハと応力緩和層5の物性値の違いにより生じる応力が集中しやすい構造上の特徴があるので、応力緩和層5の傾斜部で配線を

太くすることにより断線を効果的に防止することもできる。なお、必ずしもすべての配線を同じ太さにする必要はなく、例えば図16に示すように電源／グランド線と信号線で配線の幅を変えるようにしてもよい。この場合、電気的な特性を考慮すると一般には電源／グランド線を信号線よりも太くすることが望ましい。信号線を太くした場合、これにより配線の有する容量成分が増加し、高速動作時に影響を及ぼすからである。逆に電源／グランド線を太くすると電源電圧が安定するという効果が期待できるのでむしろ好ましい。したがって、図示するように信号用配線については、応力の集中する部分だけを最低限緩和できるようにエッジ周辺を太くしたパターンとし、電源用またはグランド用配線については傾斜部を一樣に太くすることが望ましい。一方、応力緩和層が形成されていない平坦部については、配線の容量成分の影響を考慮し、信号配線を細くしている。ただし、これは半導体素子の種類やその配線パターンによりその都度考慮する必要がある。例えば、半導体素子やその配線パターンにも依存するが、保護膜8の厚みを増大すると配線の容量低減に大きな効果があるので、応力緩和層が形成されていない平坦部で信号配線を太くせざるを得ない場合には、保護膜8を厚く形成することが望ましい。具体的には、配線幅を10%増大させる場合には、保護膜8の膜厚も約10%程度増大させることが望ましい。一方、応力緩和層の上部平坦部での配線幅は、信号線容量よりもむしろ配線密度によって制限を受ける。すなわち、バンプパッドの間隔に通す配線本数、バンプパッドの径、配線形成工程における位置合せ精度、などから応力緩和層の上部平坦部での配線幅の上限値が求められる。具体的に一例を示すと、バンプパッド間隔が0.5ミリメートルで、パッド径300マイクロメータ、パッド間に3本配線をひく場合には、 $(500 - 300) / (3 \times 2 - 1) = 40$ という計算となる。この計算結果から、本実施例では平均配線幅／配線間隔＝40マイクロメータとした。

第五工程について説明する。本実施例では、硫酸酸性銅めっき液を用い銅めっきを実施した。電気銅めっきは、界面活性剤による洗浄、水洗、希硫酸による洗浄、水洗を行った後、給電膜16を陰極に接続し、リンを含有する銅板を陽極に接続して実施した。

引き続き、電気ニッケルめっきを行う。なお、電気ニッケルめっき前に、界面

活性剤による洗浄、水洗、希硫酸による洗浄、水洗を行うと良好な膜質の電気ニッケルめっき膜が得られ易い傾向がある。電気ニッケルめっきは、給電膜16を陰極に接続し、ニッケル板を陽極に接続して行った。本実施例で好適な電気ニッケルめっきは、公知慣用ないずれのニッケルめっき浴でも使用可能であり、ワット浴系でもスルファミン浴系でもよいが、本実施例ではワット浴系を用い、めっき膜内部応力が適正範囲になるように調整しためっき条件下で行なった。スルファミン浴はめっき液成分がワット浴と比べると高価であるうえ若干分解しやすい傾向があるという欠点はあるが皮膜応力が制御しやすい。一方、ワット浴は一般に皮膜応力が大きくなりやすいので、厚膜めっきした場合には自身の持つ皮膜応力（引っ張り応力）のために配線層にクラックが入る危険性が増大するという欠点がある。本実施例ではワット浴を用いたが、スルファミン浴を用いる場合でもワット浴を用いる場合でも、添加剤（皮膜応力抑制剤）の種類および濃度、めっき電流密度、めっき液温度の適正範囲を求めるためのモデル実験をあらかじめ実施してから行うと良い。本実施例ではこれらを適正に制御して膜厚10マイクロメータ以下では配線にクラックがはいらない条件をあらかじめ求めてから実施した。

なお、めっき膜応力は、析出したニッケルの金属結晶配向性に関わる指標の1つであり、後述するはんだ拡散層の成長を抑制するために、適正に制御する必要がある。膜応力が適正に制御された条件下でめっきすると、めっき皮膜は特定量の微量成分を共析するようになる。例えば、硫黄0.001~0.05%を含有する膜の場合、特定の結晶配向面の含有率が高まる。より具体的に言えば、配向面111、220、200、311、の含有率合計が50%以上となる。

電気ニッケルめっきの膜厚は、その後の工程で用いるはんだの種類やリフロー条件、及び半導体装置の製品特性（実装形態）により最適値を決定する。具体的には、はんだリフローや実装リペアの際に形成されるはんだとニッケルとの合金層の膜厚がニッケルめっき膜厚以上になるように決定すれば良い。上記合金層の膜厚は、はんだ中のスズの濃度が高いほど大きく、リフロー上限温度が高いほど大きくなる。

このように、再配線用配線として銅配線の上にニッケル層を形成すると、半導

体装置と回路基板の間に働く熱応力により再配線用配線が変形を受け、その後その応力が解放されたときに、再配線用配線はニッケル層のばね性により変形前の形状に戻ることができる。

例えば、半導体装置の動作により引き起こされる熱応力の作用により、応力緩和層及びその上に形成されている再配線用配線4がお互いに密着した形で変形する。このときの再配線用配線の変形には応力緩和層のふくらみ部分にある再配線用配線の冗長部分のたわみ部分が用いられる。その後、熱応力等から解放されて応力緩和層が元の形状に戻ったときに、再配線用配線が銅配線の場合は銅配線は銅配線自身のばね性では元の配線形状に戻りにくい。一方、銅配線の上にニッケル層を形成すると、そのニッケル層のばね性により再配線用配線（銅配線）は元の形状に容易に戻ることができる。なお、銅配線の上に形成されるのはニッケル層に限らず、銅配線の上でニッケル層と同程度のバネ性を持つものであってもよい。また、銅配線の代わりに伸縮性のある配線を形成する場合はニッケル層は必ずしも必要ない。

第六工程では、電気銅めっきおよび電気ニッケルめっきを行ったのちに配線の逆パターンであるレジスト17を除去し、エッチング処理をすることで予め成膜した給電膜16を除去する。

銅のエッチングには、塩化鉄、アルカリ系エッチング液等の種類があるが、本実施例では硫酸／過酸化水素水を主成分とするエッチング液を用いた。10秒以上のエッチング時間がないと制御が困難となって実用的観点では不利であるが、あまりに長い時間エッチングを行なうと、例えば5分を越えてエッチングするような場合には、サイドエッチングが大きくなったりタクトが長くなるという問題も生じるため、エッチング液およびエッチング条件は、適宜実験により求めるのがよい。引き続いて実施する給電膜16のクロム部分のエッチングには、本実施例では過マンガン酸カリウムとメタケイ酸を主成分とするエッチング液を用いた。なお、上記電気ニッケルめっき膜は給電膜16のエッチングの際のエッチングレジストとしても機能している。従って、ニッケルと銅、ニッケルとクロムのエッチング選択比を勘案してエッチング液の組成成分、エッチング条件を決定するとよい。例えば、具体的に言えば、銅のエッチングの際に使用する硫酸過酸化水素

エッチング剤では、硫酸の含有量は最大でも50%以下、望ましくは15%以下とする。これにより、ニッケルに対して10倍程度のエッチング選択比で銅をエッチングできる。

第七工程では、バンプパッド3および切断部24およびその周囲のみが開口した表面保護膜6を形成し、引き続き無電解金めっきを実施することでバンプパッド部3に金を成膜した。ここでは表面保護膜6としてソルダーレジストを使用し、これを半導体装置13の全面に塗布した後に露光、現像することでパターンを形成する。なお、ソルダーレジストの他にも感光性ポリイミドや印刷用ポリイミドなどの材料を用いて表面保護膜6を形成することも可能である。

以上のような工程を経ることで、表面保護膜6は、再配線用配線4、応力緩和層5、保護膜8などを完全に覆うこととなる。このため、表面保護膜6は、再配線用配線4、応力緩和層5、保護膜8が刺激性物質により変質、剥離、腐蝕することを抑止できる。

この第七工程までで、アルミパッド7からバンプパッド3までの再配線用配線4およびバンプパッド3が、半導体が形成されたウェーハ9上に図17および図2に示すごとく形成される。

第八工程では、はんだボール搭載装置とリフロー炉を使用しバンプを形成する。つまり、はんだボール搭載装置を利用することで、バンプパッド3上に所定量のフラックスとはんだボールを搭載する。この際、はんだボールはフラックスの粘着力によりバンプパッド上に仮固定される。はんだボールが搭載された半導体ウェーハをリフロー炉に投入することではんだボールは一旦熔融し、その後再び固体化することで、図1に示したバンプパッド3に接続したバンプ1となる。このほかにも印刷機を用いてはんだペーストをバンプパッド3上に印刷塗布し、これをリフローすることでバンプ1を形成する方法もある。何れの方法においてもはんだ材料は様々なものを選択することが可能となり、現時点において市場に供給されているはんだ材料の多くが使用できる。この他、はんだ材料は限定されるものの、めっき技術を用いることで、バンプ1を形成する方法もある。また、金や銅を核としたボールを使用したバンプや導電材料を配合した樹脂を使用して形成したバンプを使用しても良い。

第一工程から第九工程までの工程を経ることで、図1に示した応力緩和層5を有し、かつ少ない工程数で再配線用配線4が形成され、しかも再配線用配線4の途中には応力が集中する屈曲部が存在しない半導体装置13が実現できる。また、印刷技術を使用することで、露光や現像技術を用いることなく厚膜の絶縁層である応力緩和層5をパターン形成することができ、その応力緩和層5は再配線用配線4を形成するための斜面を有することができる。

本実施例によれば、アンダーフィルを実施せず半導体装置13をフリップチップ接続した場合でも半導体装置13の接続信頼性が大幅に向上する。

このため本実施例によれば多くの電気製品においてアンダーフィルを使用しないフリップチップ接続が可能となり、各種電気製品の価格を低減することが可能となることわかる。

さらに、アンダーフィルを実施しないため、半導体装置13の取り外しが可能となる。つまり、回路基板に接続した半導体装置13が不良品であった場合、半導体装置13を回路基板上から取り外し回路基板を再生することが可能となり、これによっても各種電気製品の価格を低減することが可能となる。

次に、本実施例に係る応力緩和層5の材料について説明する。本実施例で最も好適に使用される応力緩和層5形成用の材料は、ペースト状のポリイミドであるがこれに限らず変性アミドイミド樹脂、エステルイミド樹脂、エーテルイミド樹脂、ポリエステル樹脂、変性シリコーン樹脂、変性アクリル樹脂などでもかまわない。

上記列挙した樹脂のうち、イミド結合を有する樹脂、例えばポリイミド、アミドイミド、エステルイミド、エーテルイミド等では、イミド結合による強固な骨格のおかげで熱機械的特性、例えば高温での強度などに優れ、その結果として、配線のためのめっき給電膜形成方法の選択肢が広がる。例えば、スパッタなどの高温処理を伴うめっき給電膜形成方法を選択できる。シリコーン樹脂やアクリル樹脂、ポリエステル樹脂、アミドイミド、エステルイミド、エーテルイミドなどイミド結合以外の結合で縮合した部分がある樹脂の場合、熱機械特性は若干劣るものの加工性や樹脂価格などの点で有利な場合がある。例えば、ポリエステルイミド樹脂では、一般にポリイミドよりも硬化温度が低いため、扱いやすい。本実施

例では、これらの樹脂の中から素子特性、価格、熱機械特性などを総合的に勘案してこれらの樹脂を適宜使い分ける。

応力緩和層 5 形成用の材料は、例えばエポキシ、フェノール、ポリイミド、シリコーン等の樹脂を単独あるいは 2 種類以上配合し、これに各種界面との接着性を改善するためのカップリング剤や着色剤等を配合して用いることが可能である。

応力緩和層 5 の弾性率は、室温において 0.1 から 10.0 GPa 程度のものが適用可能であるが、一般のポリイミドよりは弾性率が低いものが望ましい。弾性率が 0.1 GPa を下回って小さすぎる場合には、後述する突起電極の形成や該半導体装置の機能試験を行う際に配線部分が変形し易くなり断線等の問題が懸念される。また、応力緩和層 5 の弾性率が 10.0 GPa を越えて大きくなると十分な応力の低減効果が得られず、該半導体装置を基板に搭載した場合の接続信頼性が低下することが懸念される。

さらに、応力緩和層 5 用材料の硬化温度は 100℃ から 250℃ までのものを用いる事が望ましい。硬化温度がこれより低い場合、半導体製造時の工程内での管理が難しく、硬化温度がこれより高くなると硬化冷却時の熱収縮でウェーハ応力が増大したり、半導体素子の特性が変化する懸念があるからである。

硬化後の応力緩和層はスパッタ、めっき、エッチングなどのさまざまな工程にさらされることから、耐熱性、耐薬品性、耐溶剤性などの特性も要求される。具体的には、耐熱性としてそのガラス転位温度 (T_g) が 150℃ 超 400℃ 以下であることが望ましく、より望ましくは T_g が 180℃ 以上、最も好ましくは T_g が 200℃ 以上である。図 4-1 はガラス転移温度 (T_g) と線膨張係数の関係を示す実験結果である。これより、ガラス転移温度 (T_g) が 200℃ 以上であれば、クラックが発生していないことが分かる。なお、工程中での様々な温度処理における変形量を抑える観点から、 T_g 以下の領域での線膨張係数 (α_1) は小さいほど好ましい。具体的には 3 ppm に近いほどよい。一般に低弾性材料は線膨張係数が大きい場合が多いが、本実施例で好適な応力緩和層 5 材料の線膨張係数の範囲は 3 ppm ~ 300 ppm の範囲であることが望ましい。より好ましくは 3 ppm ~ 200 ppm の範囲であり、最も望ましい線膨張係数は 3 ppm ~ 150 ppm の範囲である。

一方、熱分解温度 (T_d) は約 300°C 以上であることが望ましい。 T_g や T_d がこれらの値を下回っていると、プロセス中での熱工程、例えばスパッタやスパッタエッチ工程で樹脂の変形、変質や分解が起こる危険性がある。耐薬品性の観点から言うと、 30% 硫酸水溶液や 10% 水酸化ナトリウム水溶液への 24 時間以上の浸漬で変色、変形などの樹脂変質が起こらない事が望ましい。耐溶剤性としては、溶解度パラメーター (SP 値) が $8 \sim 20$ (cal/cm^3) $^{1/2}$ となることが望ましい。応力緩和層 5 用がベースレジンに幾つかの成分を変成してなる材料である場合には、その組成の大部分が上記溶解度パラメータの範囲にはいっていることが望ましい。より具体的にいうと、溶解度パラメータ (SP 値) が 8 未満あるいは 20 超である成分が 50 重量%を越えて含有されていないことが望ましい。

これらの耐薬品性や耐溶剤性が不十分だと適用可能な製造プロセスが限定される場合があり、製造原価低減の観点から好ましくないこともある。現実的には、これらの特性を満足する材料コストとプロセス自由度とを総合的に勘案した上で、応力緩和層 5 用の材料を決定すると良い。

続いて、応力緩和層の膜厚とウェーハ応力および α 線の関係について説明する。図 18 は、応力緩和層の膜厚とウェーハ応力の関係を示したものである。図 18 に示したように、応力緩和層は直径 8 インチウェーハに塗布し硬化させた場合、 150 マイクロメートルよりも膜厚が厚くなるとウェーハ応力が大きくなり、ウェーハの反りが大きくなったり、ウェーハのクラック、絶縁膜のはがれ等が発生しやすくなる。

一方、図 19 には、応力緩和層の厚さと応力緩和層中を透過する α 線量との関係を示した。 α 線は、半導体装置に用いられるはんだ中に不純物として含まれるウランウムやトリウム等の崩壊によって発生し、トランジスタ部の誤動作を引き起こす。図 19 に示したように、応力緩和層の厚さが 35 マイクロメートルより厚くなると α 線はほとんど透過せず、 α 線による誤動作の問題は生じない。反対に 35 マイクロメートルより応力緩和層の厚さが薄くなると α 線が透過するため、 α 線による誤動作が起こりやすくなることが分かる。

これらの関係から、応力緩和層の厚さを 35 マイクロメートル以上 150 マイクロメートル以下にすることにより、半導体素子表面に形成した回路部分まで α

線が到達するのを防止し、かつ半導体装置とこれを搭載した基板との接続信頼性を確保することができる。

なお、半導体装置の構成によっては、同一素子内に α 線の影響を受けやすい部分、例えばトランジスタの誤作動を受けやすいメモリセル110等と、 α 線の影響を受けにくい部分がある。そこで、 α 線に対して特に影響を受けやすい部分に対して、図20、21に示すように応力緩和層の厚さを35マイクロメートル以上150マイクロメートル以下にすることにより、半導体素子表面に形成した回路部分まで α 線が到達するのを防止することができる。

なお、 α 線の影響を受けにくい領域に形成する応力緩和層の厚みは35マイクロメートルを下回るようにしても、 α 線遮蔽の観点では問題がない。従って、例えば、図21に示すように α 線遮蔽が必要な領域の応力緩和層を厚く形成し、その他の領域では応力緩和層を薄く形成し、応力緩和層全体の平均厚みを35マイクロメートル以上150マイクロメートル以下にすることもできる。このような工夫を施す場合には、各バンプにかかる熱応力ひずみの大きさを勘案した半導体装置の構成とすることが望ましい。一般に半導体装置13の外周へいくほど熱応力ひずみを受けやすく厚めの応力緩和層が必要となるから、 α 線に対して影響を受けやすいトランジスタ領域を半導体装置13の外周に配置し、 α 線に対して影響を受けにくい領域を半導体装置13の中央付近に配置するとよい。例えば、図38

に示すように、応力緩和層5の厚みを半導体装置13の中央付近は薄く、外周部に行くほど次第に厚くすることも可能である。この場合、中央付近のバンプは他のバンプと比べて接続高さが大きくなるとともに接続角が小さくなるため、バンプそのものの応力緩和機能が増大して、薄くなった応力緩和層5の応力緩和機能を代替している。なお、 α 線の影響を全く受けない領域を有する半導体装置13の場合には、図39に示すように α 線の影響を受けない領域を半導体装置13の中央付近に配置すれば、半導体装置13の中央付近には応力緩和層5を形成しなくても構わない。

次に他の実施例として、応力緩和層と組成が異なる微粒子を包含する応力緩和層の実施例について説明する。

上述した応力緩和層5に含まれる微粒子は、応力緩和層5と同一材料で、同じ物

性を有している。応力緩和層中で微粒子が分散することで印刷に必要な粘弾性特性を有することができる。

しかし、この構造では、ウェーハと応力緩和層 5 との境界で物性値が急激に変化するため熱応力等がその境界部分に集中して配線が断線等する可能性がある。

そこで、本実施例では、ウェーハの回路形成面上に形成された応力緩和層 5 の特性を厚み方向で異ならせ、ウェーハ表面側の応力緩和層の特性がウェーハの特性に近くなるようにした。

これにより、ウェーハ上面と応力緩和層下面の境界部における特性の差を少なくし、これらの上に設けた配線に不連続な力や、応力緩和層の膨張収縮による引張りや圧縮、曲げの応力が配線部に加わらないようにすることで、配線部の断線防止が可能となる。

さらに、ウェーハ側の応力緩和層 5 の特性はウェーハに近く、該半導体装置を搭載する基板側はその基板の特性に近くすることにより、応力緩和層 5 上の配線のみならず該半導体装置と前記基板の接続部の接続寿命向上にも有効である。

ここで、応力緩和層 5 の厚み方向で漸次変化する特性として、熱膨張係数あるいは弾性率等が考えられる。そして、応力緩和層の特性を変化させる具体的な手段として、図 22 に示すように、絶縁性の粒子であるシリカ粒子 102 を配合し、応力緩和層 5 の厚さ方向にシリカ粒子 102 の配合量の分布を持たせ熱膨張係数や弾性率を徐々に変化させる。シリカ粒子 102 が多く分布している部分では、応力緩和層 5 の熱膨張係数が小さく弾性率は高くなる。一方、シリカ粒子 102 の配合量が少なくなると熱膨張係数は大きくなり弾性率は低くなる。

本実施例における半導体装置の製造工程も、ウェーハ上の回路形成、応力緩和層形成、シリカ粒子の分布、応力緩和層上の配線形成等をウェーハ状態で行うことにより、全体工程の簡略化、製造時のバラツキ等が少なく配線部の寿命向上が可能である。

本実施例では、応力緩和層 5 に弾性率や熱膨張を調整するための絶縁粒子である、シリカ、アルミナ、窒化ホウ素等の無機材料からなる粒子を一種類あるいは二種類以上配合し、また必要に応じてポリイミドやシリコーン等の有機材料からなる粒子を適宜配合してもよい。

さらに、シリカ粒子や絶縁樹脂層を構成する各種界面との接着性向上のためアルコキシシランやチタネート等からなるカップリング剤、樹脂の破断伸びや破断強度を向上させる熱可塑性樹脂等の改質剤、ウェーハ上に形成された回路部の紫外線等による誤動作を防止するため絶縁樹脂層を着色するための染料や顔料、樹脂層の硬化反応を促進させるための硬化促進剤等を配合することも可能である。

厚さ方向で特性を変化させた応力緩和層 5 の形成方法としては、例えば前記記載の材料を配合してなる液状の応力緩和層 5 をウェーハの回路面上に塗布し、この応力緩和層 5 を加熱硬化する過程で、配合したシリカ等からなる絶縁粒子をウェーハ側に漸次沈降させる方法がある。シリカ粒子の粒子径に分布が有る場合、粒子径の大きい粒子ほど沈降が早く、粒子径の小さい粒子ほど沈降し難く、ウェーハを下側にして応力緩和層の加熱硬化を行うと、応力緩和層の厚み方向で特性の分布が形成される。

応力緩和層 5 に配合されたシリカ粒子の膜厚方向での濃度分布を制御する方法としては、絶縁樹脂の硬化温度、硬化温度プロファイルを適宜調整したり、硬化の進行を早めるための硬化促進剤の配合量や種類、あるいは硬化を遅らせるための反応抑制剤等を適宜配合する方法やシリカ粒子等絶縁粒子の粒子径分布を変更する方法がある。

本実施例に適用可能なシリカ粒子は、溶融しインゴット化したシリカの塊を破碎したものや、シリカインゴットを破碎後、再度シリカ粒子を加熱溶融して球形化したもの、さらに合成したシリカ粒子等が適用可能である。シリカ粒子の粒子径分布や配合量は、本実施例の構造を適用する半導体装置の大きさ、厚さ、集積度、応力緩和層 5 の厚さ、粒子の粒径や搭載する基板の種類によって種々変更可能である。

印刷法により応力緩和層 5 を形成する場合、印刷の方法によっては、適用するマスクの寸法によっても粒子径の分布を変更する必要がある場合もある。

なお、応力緩和層 5 は一回の印刷で形成される必要はなく、図 2 3 に示すように、少なくとも 2 回以上の印刷で形成してもよい。さらに、それぞれの層に含まれるシリカ粒子の配合量を異ならせて印刷してもよい。

本実施例では、ウェーハの回路部から応力緩和層上に設けた電極に至る段階で、

配線が形成される部分の物性が急激に変化しないので、配線の一部に大きな力が集中することが無く、配線の断線防止が可能となる。

次に、半導体装置 1 3 の周辺寄りに存在するバンプ 1 直下の応力緩和層 5 の膜厚を他の箇所と比べ薄くした半導体装置 1 3 の実施例の一例を図 2 4 を用いて説明する。この実施例では、最外周のバンプ 1 a は、その一つ内側のバンプ 1 b とくらべ、 δ だけ高さが低くなっている。

半導体装置 1 3 の周辺部について応力緩和層 5 の膜厚を薄くする方法としては、ペースト状のポリイミド材料などの応力緩和層形成材料中に含まれる微小粒子の有無、粒子の形状や配合、印刷速度、版離れ速度、印刷回数等の印刷条件、ペースト中の溶媒の割合などを変更する方法がある。

一般に半導体装置 1 3 の周辺寄りに存在するバンプ 1 a には、回路基板 1 4 に半導体装置 1 3 を接続した後の各種負荷により、その他のバンプ 1 b 等と比べ大きな歪みが生じている。例えば、半導体装置 1 3 と回路基板 1 4 との線膨張係数は異なるため、温度上昇時には半導体装置 1 3 の周辺寄りのバンプ 1 a になるほど大きな歪みが発生する。この歪みが大きい場合や繰り返し作用する場合、半導体装置 1 3 の周辺よりのバンプ 1 a は破壊しやすい。

本実施例にあるように半導体装置 1 3 の周辺寄りについて応力緩和層 5 の膜厚を薄くすると、対応した箇所のバンプ 1 の形状を制御することが可能となり、回路基板 1 4 に接続した際にバンプ 1 は図 2 5 に示したような縦長バンプ 1 a となる。このような縦長バンプ 1 a では、体積自体はその他のバンプ 1 と同一であるため、バンプ 1 とバンプパッド 3 との接触角およびバンプ 1 と回路基板 1 4 上のパッドとの接触角が大きくなる。つまり、図 2 5 においては $\alpha_1 > \alpha_2$ 、 $\beta_1 > \beta_2$ となる。

接触角が大きくなることで、バンプとパッドとの接続部に対する応力集中は緩和されることとなる。このように応力緩和層 5 の膜厚を半導体装置 1 3 の周辺部のバンプパッド 3 形成箇所についてその他の部分より薄くし、バンプ 1 の形状を縦長とすることで、半導体装置 1 3 と回路基板 1 4 との接続信頼性を向上させることが出来る。なお、応力緩和層 5 の断面形状は、バンプ 1 の高さが半導体装置 1 3 の回路基板 1 4 に対する接続時に支障のない範囲内で設計することが可能で

あり、様々なものが考えられる。

δ の大きさは、（１）最外周に位置する縦長バンプ 1 a a に要求される応力緩和特性、（２）半導体装置 1 3 の機能検査時におけるバンプ高さバラツキ許容値、（３）半導体装置 1 3 の回路基板 1 4 に対する接続時のバンプ高さバラツキ許容値、などを考慮して決定する。より具体的に記述すると、上記応力緩和特性は応力緩和層 5 の弾性率と半導体装置 1 3 のサイズから求まる。一方、機能検査時や接続時のバラツキについては、はんだボールや応力緩和層 5 の変形も考慮したうえでそれらの許容値を求める。例えば、機能検査はバンプ上面から検査治具を押しつけて応力緩和層 5 を変形させれば、バンプ高さバラツキが実質的に存在しない状態で機能検査することが可能である。このような操作を行ったとしても、応力緩和層 5 ははんだバンプ材料と比べて相当に弾性率が低いため、はんだバンプの変形よりも応力緩和層 5 の変形が優先して起こり、はんだバンプへ傷が付いたりすることも無い。それゆえ、応力緩和特性から要求される δ の値が、機能検査装置で要求されているバンプ高さバラツキよりも大きくなったとしても、応力緩和層 5 の変形によって対応できる範囲であれば差し支えない。また、応力緩和材料は弾性体であるため、検査終了後には形状が復旧するので基板への接続時にも特段の問題はない。このことを勘案すると、事実上、前記（１）および（３）から δ が決定されることとなる。前述のように応力緩和特性は、応力緩和層 5 の膜厚が 35 乃至 150 マイクロメートルで良い結果が得られるため、応力緩和特性からは $\delta = 150 - 35 = 115$ マイクロメートルとなる。また、 $\delta = 115$ マイクロメートルという値は、回路基板 1 4 への接続の際に許容される上限値とほぼ等しい。よって δ の値は 115 マイクロメートルが多くの場合、上限値となる。

また、本実施例の構造は、半導体装置の微細化が進み、半導体装置の配線の関係上、応力緩和層の傾斜部にバンプを形成しなければならない場合にも適応できる。

なお、上記図 2 4 では最外周バンプ 1 a とその 1 つ内側のバンプ 1 b とで高さに差を付けるために応力緩和層 5 の厚みを制御しているが、その他の制御方法として、保護層 8 の構造調整による方法もある。例えば、図 4 0 に示したように最外周バンプ 1 a の直下では保護膜 8 の有機層を形成しないか、あるいはごく薄く形成

するにとどめ、バンプ 1 b より内側では保護膜 8 の有機層を厚めに形成するなどの方法がある。必要に応じ、応力緩和層 5 の厚みと保護層 8 の有機層厚みとを適宜調整し制御することにより所望の高さ差 δ を達成することも何ら問題はない。

また、半導体装置の最外周に位置するバンプには外力が加わりやすく、はんだに亀裂等ができる場合があるので、最外周に位置するバンプのうちいくつかは緩衝部材として用いてもよい。この場合、緩衝部材として使用するバンプは、アルミパッド 7 と電氣的に接続されない、半導体装置が電氣的に動作する上で不要なものとするのが望ましい。これにより、半導体装置が電氣的に動作する上で必要なその他のバンプで破断が発生するまでの期間を延長することが出来る。なお、緩衝部材とする幾つかのバンプについては、バンプ径を大きくすることでも更にバンプ破断までの期間を延長することが出来る。なお、本実施例では好適なバンプ径を大きくするために公知慣用のいずれの方法を用いても良いが、特に好適な方法を 1 つ例示すると、はんだの体積自体はその他のバンプと同一にしたままバンプランド（パッド）を大きくすることである。パッドを大きくすることにより接続径は大きくなる一方、はんだの体積は他と同じであるためバンプ高さが低くなり、その結果として、回路基板 1 4 に接続した際にバンプとパッドとの接触角が大きくなってバンプとパッドの接触点への応力集中を回避できる。応力集中がなくなったことによってはんだ内でのクラック進展が遅くなるとともに、バンプ径が増大したことによって破断に至るまでのクラック長さの絶対値そのものも大きくなっているので、バンプは段までの期間延長に大きく貢献する。

また、半導体装置を接続する回路基板の配線引き出しの設計を容易にするという観点から考えると、半導体装置の中央付近に電源またはグランド線を配置することが望ましく、その結果として、図 2 6 ^{26a, 26b} (a) (b) に示すようにアルミパッド 7 とアルミパッドからの距離が近いバンプパッドを接続する再配線用配線 4 は信号線として、遠いバンプパッドを接続する最配線用配線 4 は電源またはグランド線として用いることが望ましい。この場合、アルミパッドからの距離が近いバンプは応力緩和層 5 の傾斜部に位置する場合もある。また、電源またはグランド線は信号線よりも配線幅を広くするようにしてもよい。

半導体装置の他の実施例を図 2 7 に示す。本実施例では、応力緩和層 5 を半導

体が形成されたウェーハ 9 上の隣の半導体装置 1 3 にまたがった状態で形成している。アルミパッド 7、バンプパッド 3、およびこれらを接続する再配線用配線 4 は、再配線用配線 4 が半導体装置 1 3 と隣の半導体装置 1 3 との境界を横断することがないように設計上の工夫がなされている。製造工程は、既に説明したものと基本的には同じであるが、第七工程以降に違いがある。

半導体ウェーハを切断する際には、応力緩和層 5 の切断も必要となるが、応力緩和層 5 は低弾性材料であるため、大部分がシリコンからなり強度が異なる半導体が形成されたウェーハ 9 と一括して切断することは難しい。このため、まず応力緩和層 5 に対する切断を行った後に、半導体が形成されたウェーハ 9 をダイシングする。以下、図 2 8 を用いて説明する。

まず、第七工程改にて応力緩和層 5 のみを切断する。切断方法としては、低弾性樹脂材料の切断に向けた回転刃を使用するのが良い。このほかにも炭酸ガスレーザーやサンドブラストなどを使用することができる。

第八工程改においては、表面保護膜 6 としてソルダーレジストを全面に塗布する。塗布方法としては、スピコート法のほかメッシュ状のマスクを用いた印刷やカーテンコーティングでも良い。ソルダーレジストを塗布するためにも第七工程改における応力緩和層 5 の切断部の壁面は、垂直ではなく逆ハの字状となるようにすることが望ましい。このコーティングを第七工程改における応力緩和層の切断後に行うことで、応力緩和層 5 が、半導体が形成されたウェーハ 9 の表面より剥離する要因となったり、半導体の性能劣化を引き起こすイオン等の異物の侵入を軽減でき、耐久性などを確保したデバイスを提供することができる。

第九工程改においては、感光現像を行うことで表面保護膜 6 のパターンを形成する。これによりバンプパッド 3 および切断部 2 4 およびその周辺のみが表面保護膜 6 から露出する。また、表面保護膜 6 をマスクとして無電解金めっきを施すことでバンプパッド 3 上に金を成膜する。なお、実施例では金めっきのみとしたが、パラジウムや白金のめっきを金めっきの前に施してもかまわないし、金めっき終了後にスズめっきをおこなっても特段の問題は無い。

第十工程改においては、ダイシングによって半導体が形成されたウェーハ 9 を半導体装置 1 3 に分割する。なお、一般的にダイシングは回転刃を用いて行われ

る。

以上の工程により、応力緩和層 5 を切断する工程を含む半導体装置 1 3 の製造が可能となる。

本実施例によれば、半導体装置 1 3 の外形寸法が小さい場合でも問題なく応力緩和層 5 を形成することが可能となる。具体的には、隣り合う 2 つの半導体装置にまたがって応力緩和層 5 を形成する場合には、外形寸法がほぼ半分になっても応力緩和層 5 の成膜技術を変える必要がなく、半導体装置の形状、外形寸法および半導体装置 1 3 を互いに分離する際の切りしろとなる切断部 2 4 の幅、形状を調節することで半導体装置の大きさを変えても同一の印刷マスクを使用して製造することすら可能となる場合もある。また、再配線用配線 4 は第一の実施例と同様に応力緩和層 5 の傾斜部を経てアルミパッド 7 とバンプパッド 3 とを接続しているため、再配線用配線 4 に応力集中部も存在せず、アンダーフィルを必要としないフリップチップ接続が可能となる。

なお、本実施例にかかる構造は特に半導体装置のセンター部分にパッドがレイアウトされた半導体装置、たとえば DRAM などに適応可能である。

また、本実施例中の図では、隣り合う二つの半導体装置 1 3 にまたがった応力緩和層 5 を切断したが、再配線用配線 4 がアルミパッド 7 からバンプパッド 3 に至るためのスロープ部が存在する限り、少なくとも 2 以上の半導体装置 1 3、たとえば互いに隣り合う 4 つの半導体装置について連結した応力緩和層 5 を切断するような構造を採用することも可能である。当然のことながら、隣り合う 2 列について連結した応力緩和層 5 を形成して切断するようにしてもよい。この場合、列方向の位置ずれを許容できる製法となるので、より微細加工にも適用できる。

各実施例においては、例えば図 2 や図 2 7 に示すように応力緩和層 5 の角部には丸みをつけるとよい。丸みをつけない場合、ペースト状のポリイミド材料を用いて応力緩和層 5 を印刷する際に気泡を巻き込む不良が時々観察される。また、応力緩和層 5 が角部から剥離しやすくなる。応力緩和層 5 に気泡が残留すると、半導体装置 1 3 を加熱した際に気泡が破裂して再配線用配線 4 が断線するなどの不具合が生じる。このため、応力緩和層 5 の形成に使用する印刷用メタルマスクのパターン開口部 1 8 の隅部は丸めておくことが望ましい。

なお、各実施例における応力緩和層 5 は印刷用メタルマスクやディスペンサを用いて印刷塗布し形成することができる。

また、印刷方法のみならず、スタンピング、空気あるいは不活性のガスを用いた吹き付けやインクジェット法、未硬化あるいは半硬化状態の樹脂シートを貼り付ける等の方法により、またはこれらの方法を適宜組み合わせることにより形成可能である。

応力緩和層を印刷方法で形成する場合、印刷部端部の傾きは絶縁材料を印刷し印刷マスクを除去した際、あるいは加熱硬化過程において端部で絶縁層の流動が起これ端部の傾斜部が形成される。この方法ではウエハ単位で応力緩和層および特定傾きを有する端部を一括で作成することが可能である。

一方、スタンピングで応力緩和層を形成する場合、スタンピング用の型に応力緩和用の絶縁材料を塗布しウエハ上に応力緩和層の形状を転写するため絶縁材料硬化時の端部の形状変化が生じない絶縁材料の選択が可能となる。この場合、印刷方式に比べ端部の形状が一定になり易いという特徴がある。

さらに、絶縁材をガス等を用いて吹き付ける方式では、印刷マスクあるいはスタンピング金型を用いないため、応力緩和層形成時の形状に自由度あり、ノズル形状を適当に選択すれば、印刷マスクやスタンピング金型では形成し難い応力緩和層の形成が可能となる。また、印刷方式やスタンピング方式に比べ、吹き付け量の調整で応力緩和層の厚さを調整でき、厚さ調整の範囲も広がる。

半硬化あるいは未硬化の樹脂シートを貼り付ける方式では、厚膜の応力緩和層の形成が可能となり予めシート状の絶縁樹脂を用いるため、応力緩和層表面の平坦性に優れるという特徴がある。

これらの方法を単一あるいは適宜組み合わせることにより所望の応力緩和層厚さ、端部傾きを得ることが可能となる。

次に、半導体装置の他の実施例を示す。図 29 は半導体装置の突起電極を変換するための基板に搭載した状態を示す断面概略図、図 30 はさらに半導体装置 13 とこれを搭載する基板の隙間を樹脂 118 で封止した状態を示す断面概略図である。

半導体装置 13 に形成した突起状電極 1 を基板上の対応する電極 120 上には

んだペーストあるいはフラックス等を介して搭載し、リフロー炉等により前記突起状電極を熔融させ基板 1 1 5 と半導体装置 1 3 の接続を行う。半導体装置を搭載する基板は、半導体素子搭載面の裏面に各種電子機器に用いられる基板に搭載するための電極 1 2 0 および必要に応じて突起状電極 1 2 1 を有する。

半導体装置 1 3 を各種電子機器に用いられる基板に搭載する際、基板 1 1 5 上に設けた突起状電極 1 2 1 を加熱熔融させる必要がある。これらの実装工程および各種試験における信頼性、特に落下衝撃試験に対する信頼性成績をさらに向上させるため、半導体装置 1 3 と基板 1 1 5 の間を樹脂 1 1 8 で補強したものである。

半導体装置 1 3 と基板 1 1 5 間を充填する樹脂 1 1 8 は、一般の半導体封止用に使われる液状のエポキシ樹脂、フェノール樹脂、ポリイミド樹脂、シリコーン樹脂等が使用可能であり、封止樹脂の熱膨張係数や弾性率を調整するためシリカ、アルミナ、窒化ホウ素等の無機材料からなる粒子を一種類あるいは二種類以上配合し、また必要に応じてシリコーンや熱可塑性樹脂等樹脂、アルコキシシランやチタネート等からなるカップリング剤、着色剤、難燃性を付与させるための難燃剤や難燃助剤樹脂層の硬化反応を促進させるための硬化促進剤等を配合することが可能である。

本実施例では、半導体装置上の突起状電極のピッチと各種電子機器に用いられている基板の電極のピッチが異なる場合であっても、所定の基板を介することにより各種電子機器に接続する事が可能となる。

なお、半導体装置となる基板への実装と同様に、一般電子機器に用いられる回路基板に実装する場合も同様とする。

なお、これまで説明した実施例においては、必要に応じて例えば半導体装置の絶縁層に低弾性の材料を使用し、かつ厚さ 3 5 ミクロン以上の絶縁層を形成することで、接続部の破壊を防止することができる。また、低弾性の絶縁層が存在することで、接続部に生じる応力を大幅に低減することが可能となる。このため、半導体装置の接続寿命は大幅に向上する。

また、3 5 マイクロメートル以上といった厚膜の絶縁層を採用する場合、従来の配線形成方法が適用しづらい。絶縁層を厚膜形成する場合、絶縁層形成用の材

料は高粘度であるため、スピンコート法では気泡を含んだ絶縁層となってしまう、絶縁層としての機能をはたさなくなってしまう。これとは別に新規の厚膜形成方法を開発したとしても、35ミクロンの膜厚では光の透過性が低下するため、露光現像では絶縁層の開口部等を高精度にパターン形成することができない。この問題が解決できたとしても絶縁層の開口部の側壁は80度程度かそれ以上の概垂直であり、かつその高さが配線厚さより大幅に大きい値となるため、金属配線が側壁に形成され難くなる。またたとえ形成できた場合でも、側壁と上層との境界部において金属配線の屈曲部が形成されるため、この場所に応力が集中しやすく、このため亀裂が進展しやすい。このため、回路基板接続時の接続寿命が短くなってしまう。

そこで前述のように微小粒子を含有した絶縁材料をマスク印刷することで、厚膜絶縁層の形成を行い、絶縁層開口部の形状をなだらかな斜面とすることが好ましい。これにより、絶縁層上の配線は従来工法により形成可能となり、かつ応力が集中する様な金属配線の屈曲部も存在しないため、配線の断線も生じにくくなる。

本発明によれば、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現でき、かつ半導体装置の縦横寸法が小さい場合であっても半導体装置毎に絶縁層を形成することができることができる。

WHAT IS CLAIMED IS:

1. 半導体素子と、該半導体素子の上に形成された絶縁層と、該絶縁層の上に形成された外部接続端子と、該絶縁層の上に形成され、かつ、該外部接続端子と該半導体素子の回路電極を電氣的に接続する配線を有し、
該絶縁層の少なくとも1つの対向する傾斜部の角度が異なることを特徴とする半導体装置。
2. 前記配線は、前記応力緩和層の対向する傾斜部のうち、傾斜角の小さい傾斜部の上に形成されていることを特徴とする請求項1に記載の半導体装置。
3. 前記絶縁層の傾斜角の小さい傾斜部の傾きが前記半導体素子に対して約5%乃至約30%であることを特徴とする請求項1に記載の半導体装置。
4. 前記絶縁層が粒子を有することを特徴とする請求項1に記載の半導体装置。

5. 前記絶縁層の膜厚が約35乃至150マイクロメートルであることを特徴とする請求項1に記載の半導体装置。

6. 前記絶縁層はマスクを用いて印刷して形成されていることを特徴とする請求項1から5に記載の半導体装置。

製造方法

7. ウエハの上に第一の半導体装置と第二の半導体装置にまたがるように第一の絶縁層をマスクを用いて印刷で形成する第一の工程と、

該第一の絶縁層の一部であり、かつ該第一の半導体素子と該第二の半導体素子との間の領域にある部分を除去する第二の工程と、

該ウエハを切断する第三の工程を

有すること特徴とする半導体装置の製造方法。

8. 前記第一の絶縁層の上に外部接続端子を形成する第四の工程を有することを特徴とする請求項7に記載の半導体装置の製造方法。

9. ウエハの上に第一の半導体装置と第二の半導体装置にまたがるように第一の絶縁層をマスクを用いて印刷で形成する第一の工程と、

該第一の絶縁層の上に配線を形成する第二の工程と、

該第一の絶縁層の一部であり、かつ該第一の半導体素子と該第二の半導体素子との間の領域にある部分を除去する第三の工程と、

該第一の絶縁層の上に外部接続端子を形成する第四の工程と、

該ウエハを切断する第五の工程を

有すること特徴とする半導体装置の製造方法。

10. 前記第三の工程と前記第四の工程の間に、前記第一の絶縁層および前記配線を第二の絶縁層で覆う^{第六の}工程を有することを特徴とする請求項9に記載の半導体装置の製造方法。

11. 前記第一の絶縁層の一部をレーザ加工もしくは機械加工により除去することを特徴とする請求項7または9に記載の半導体装置の製造方法。

12. 第一の切断刃を用いて前記第一の絶縁層を切断し、第一の切断刃とは異なる第二の切断刃を用いて前記ウエハを切断することを特徴とする請求項7または9に記載の半導体装置の製造方法。

13. 前記第一の絶縁層を前記ウエハの上に隣接する4つの半導体装置にまたがるように形成することを特徴とする請求項7または9に記載の半導体装置の製造方法。

14. 前記第一の絶縁層を前記ウエハの上に隣接する2列の半導体装置の列にまたがるように形成することを特徴とする請求項7または9に記載の半導体装置の製造方法。

ABSTRACT OF THE DISCLOSURE

本発明の目的は、アンダーフィルの不要なフリップチップ接続を可能とする半導体装置を実現することにある。

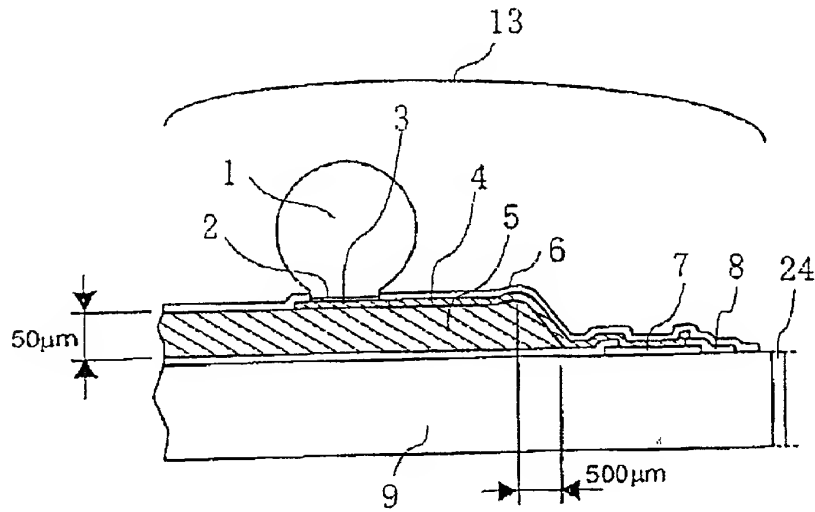
本発明は、複数の半導体素子が形成されたウェーハの上であって第一の半導体素子と第二の半導体素子とにまたがりかつ該第一の半導体素子の一部と該第二の半導体素子の一部とを含む領域に絶縁層を形成する工程と、該絶縁層の上に外部接続端子を形成する工程と、該第一の半導体素子と該第二の半導体素子との間において該絶縁層を除去する工程と、該絶縁層を除去した領域において該ウェーハを切断する工程を有するものである。

ファイル名 = D00004211A1.e1

【書類名】図面

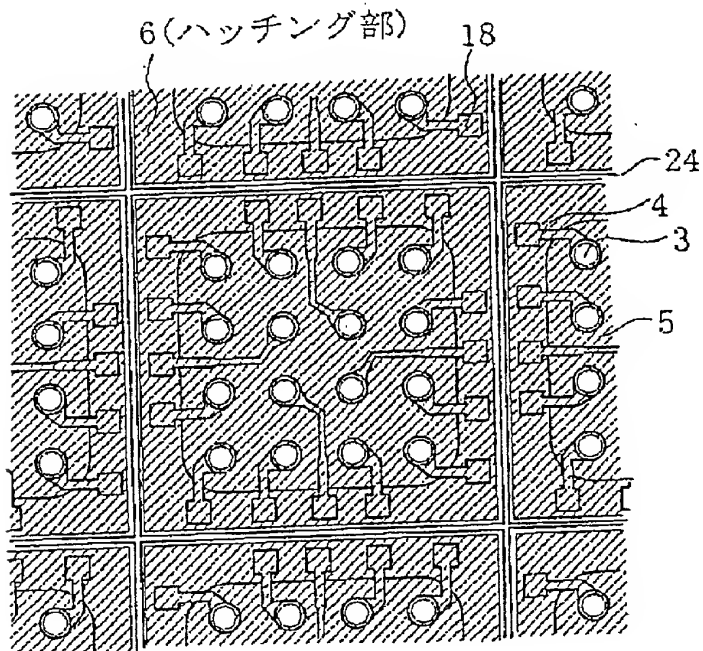
【図1】

図1



【図2】

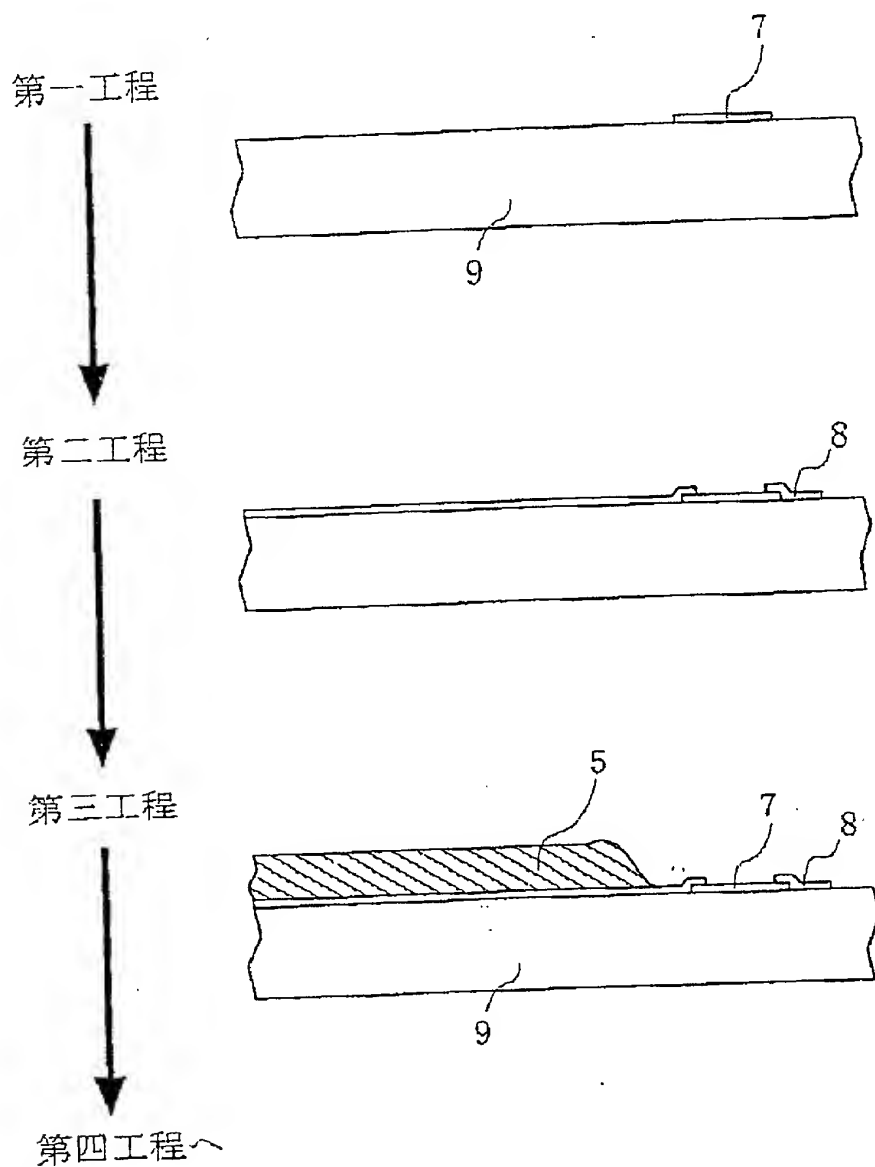
図2



ファイル名 = D00004211A1.e1

【図3】

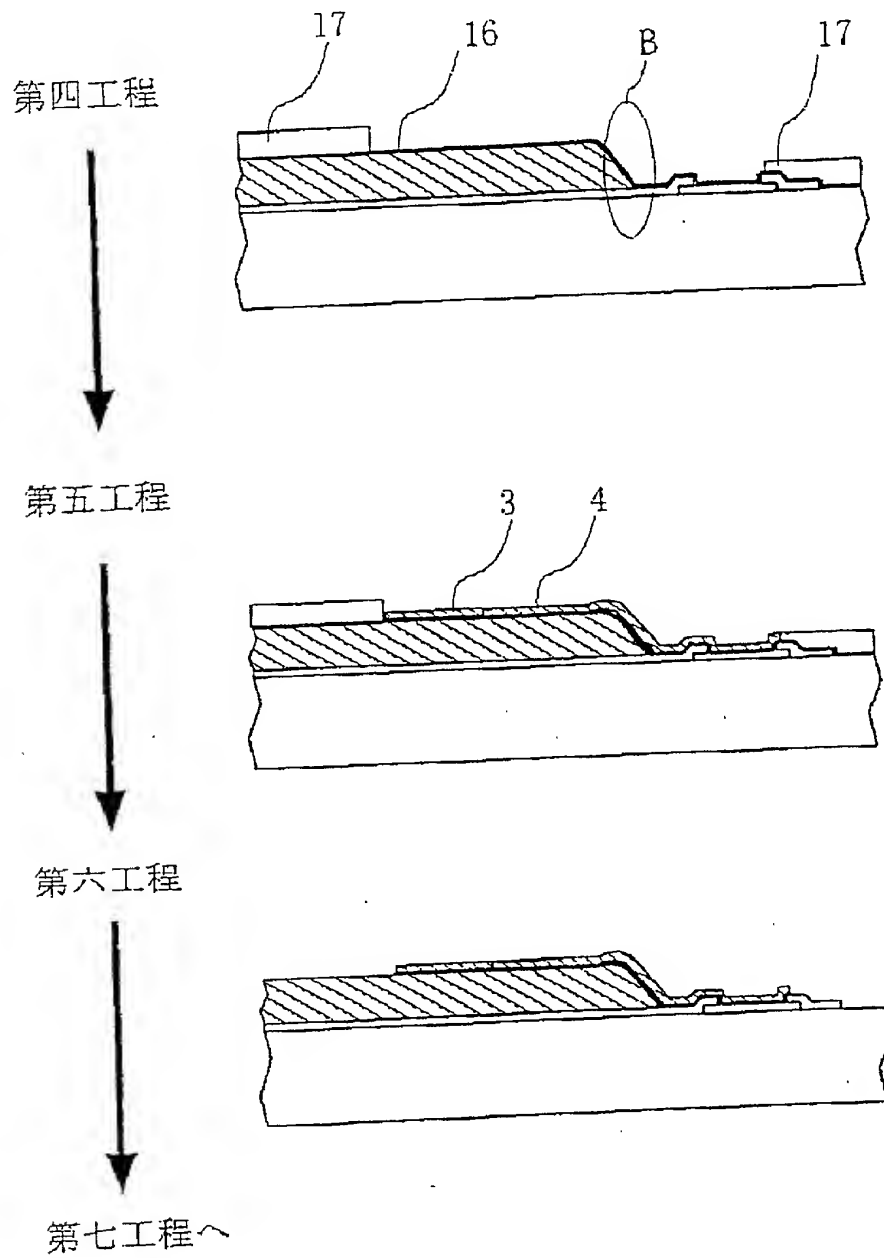
図3



ファイル名 = D00004211A1.e1

【図4】

図4

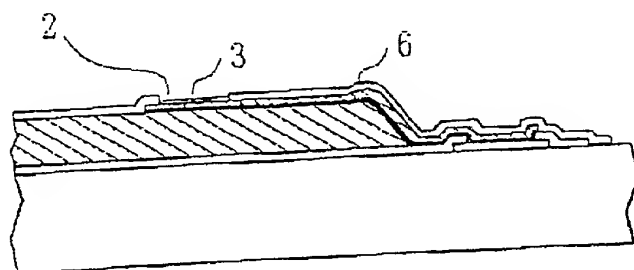


ファイル名 = D00004211A1.el

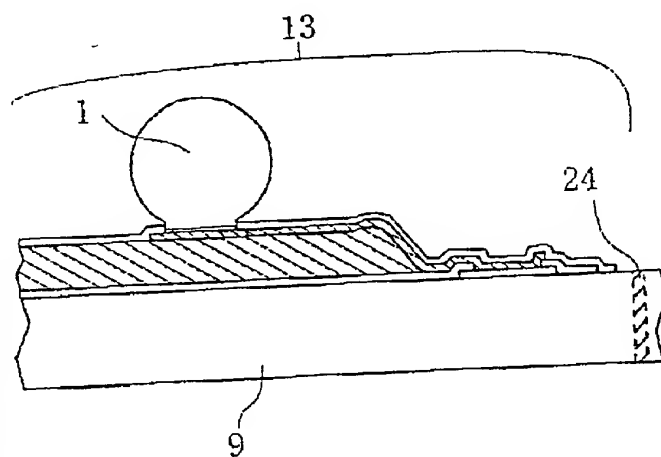
【图 5】

图5

第七工程



第八工程
および
第九工程

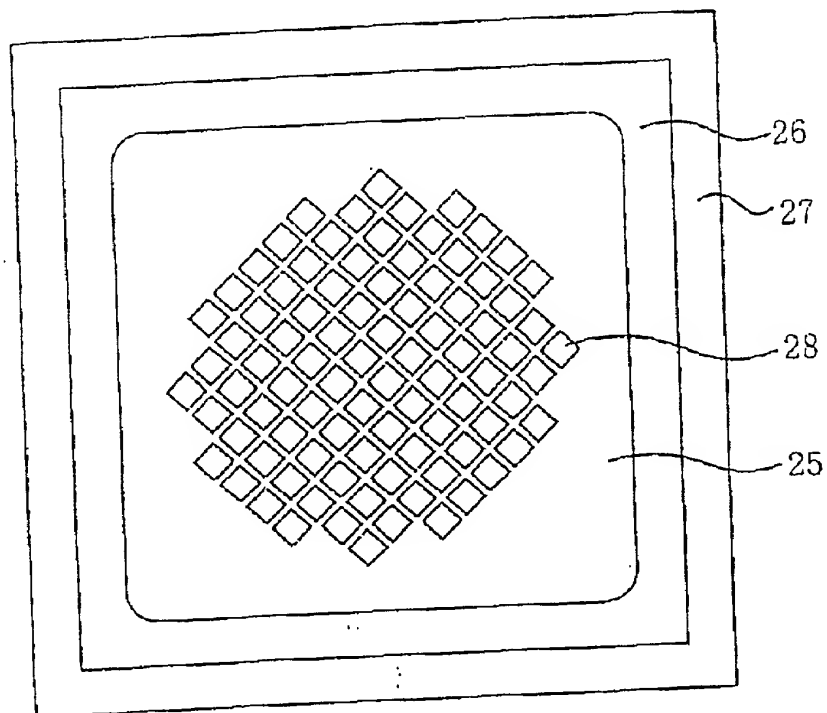


完 成

ファイル名 = D00004211A1.e1

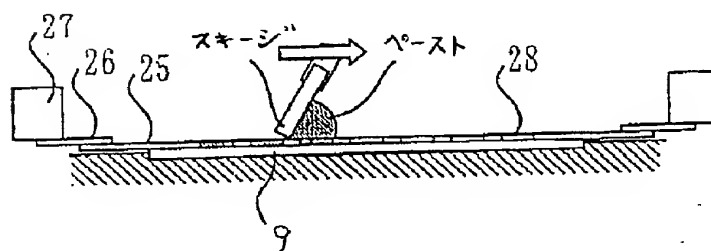
【図 6】

図 6



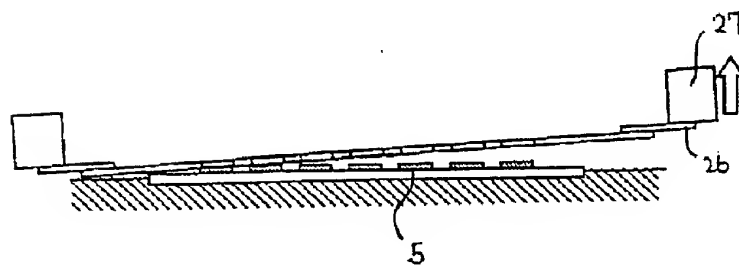
【図 7】

図 7



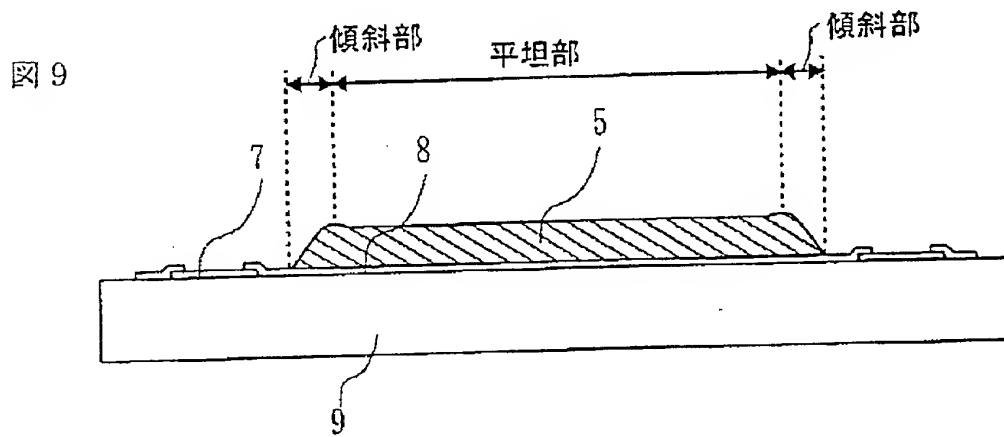
【図 8】

図 8



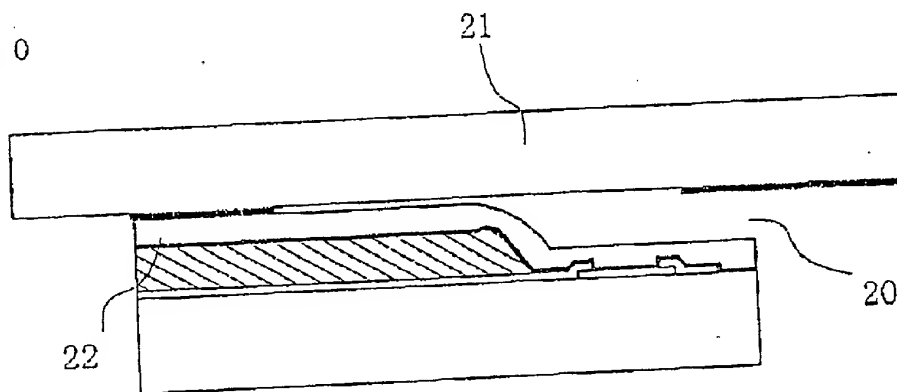
ファイル名 = D00004211A1.el

【図 9】



【図 10】

図 10



ファイル名 = D00004211A1.el

【図 1 1】

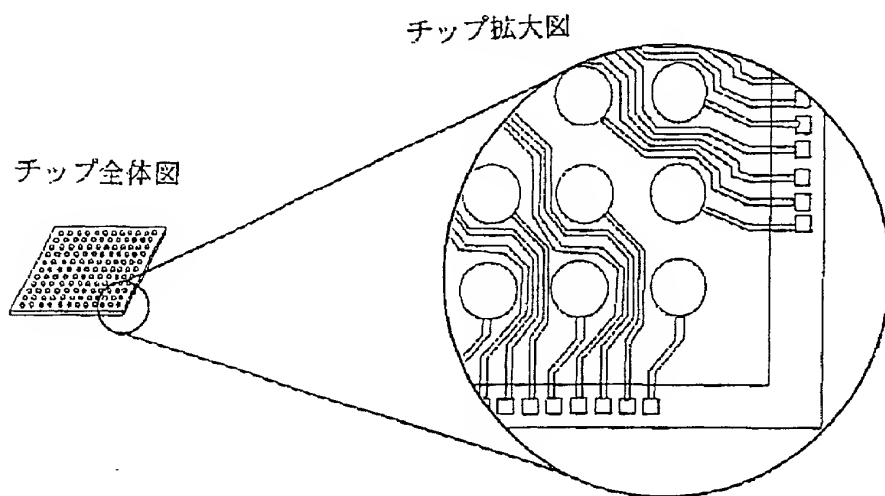
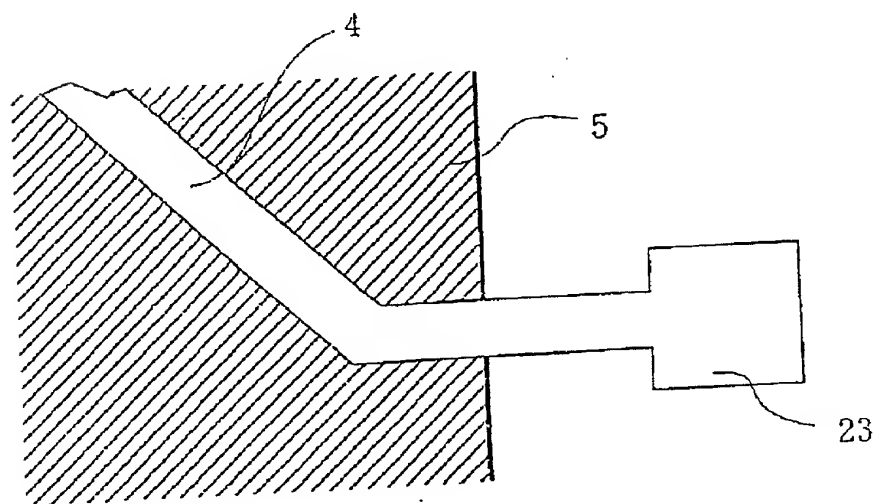


図 11

【図 1 2】

図 1 2



出願書類

ファイル名 = D00004211A1.e1

【図13】

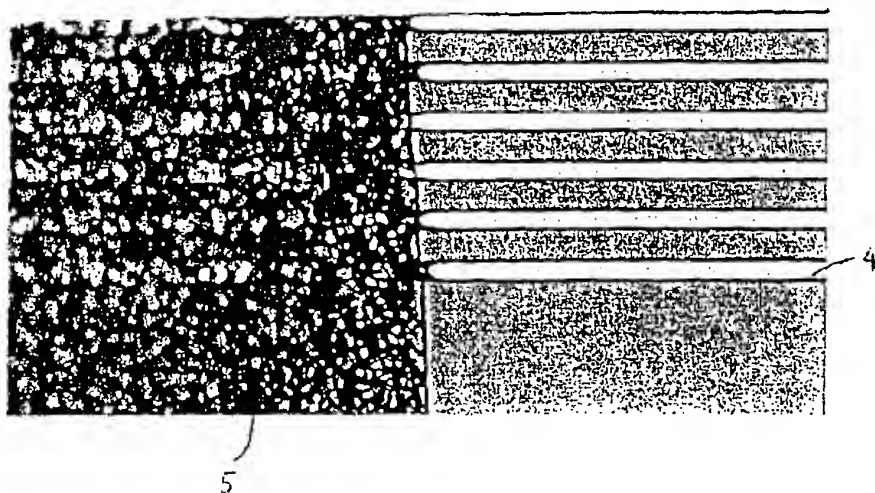
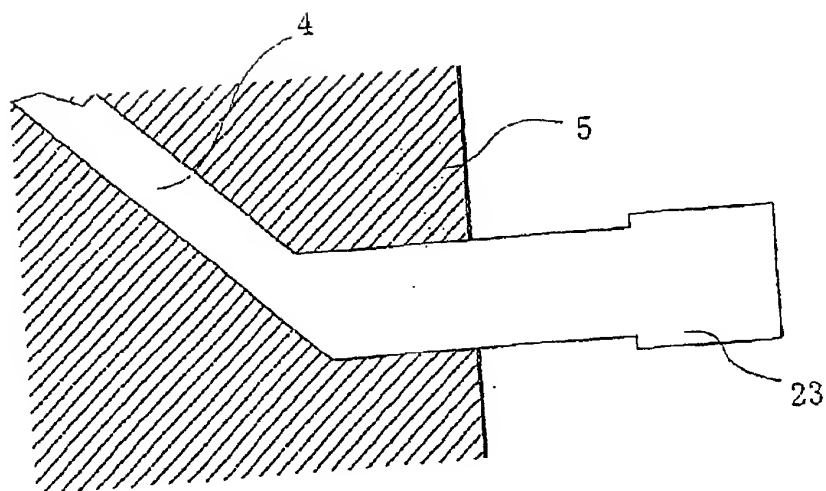


図13

【図14】

図14

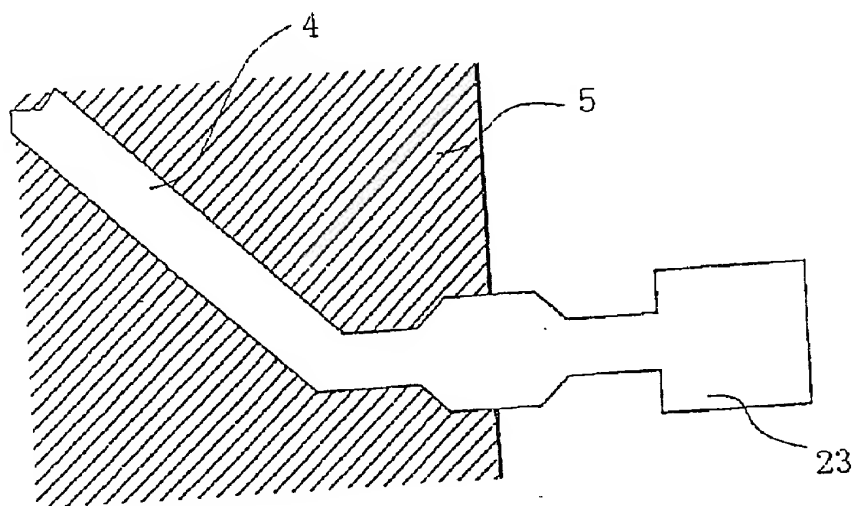


000004211A1.e1

ファイル名 = D00004211A1.e1

【図 15】

図 15



000004211A1.e1

ファイル名 = D00004211A1.el

【図 16】

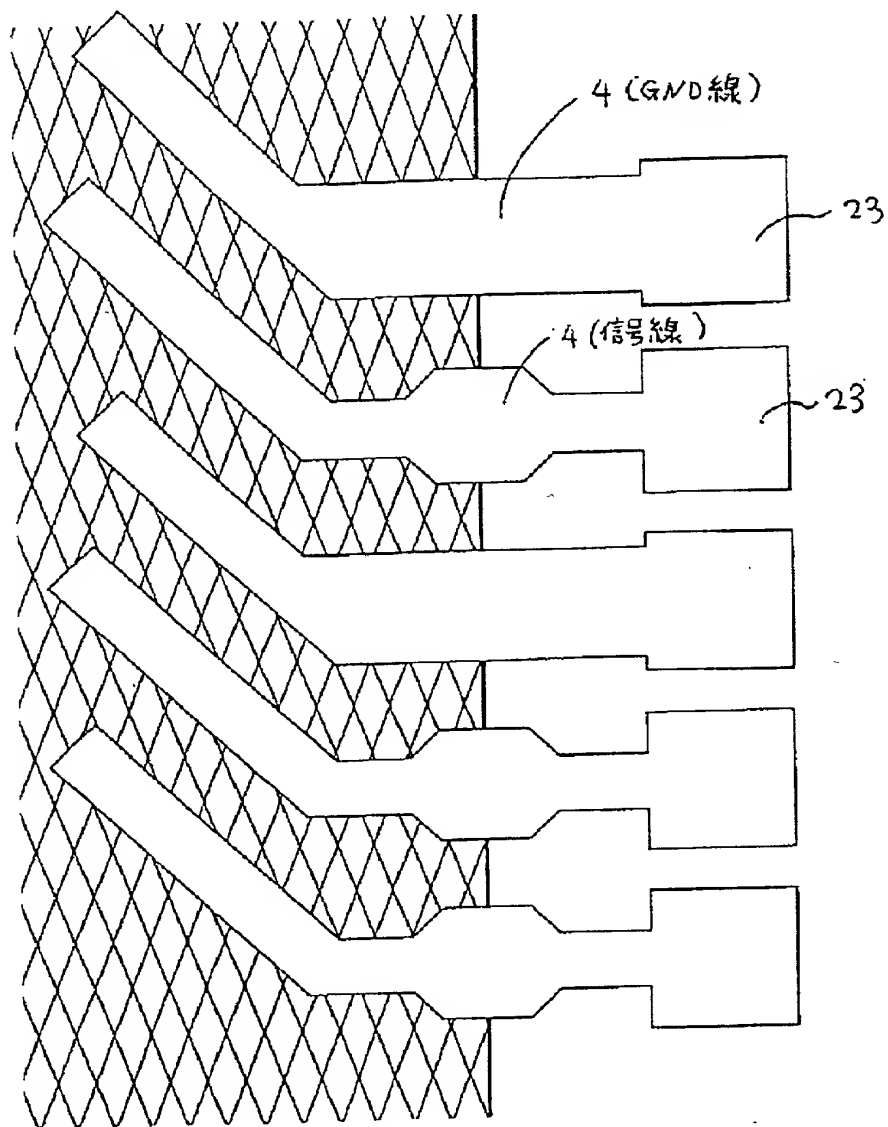
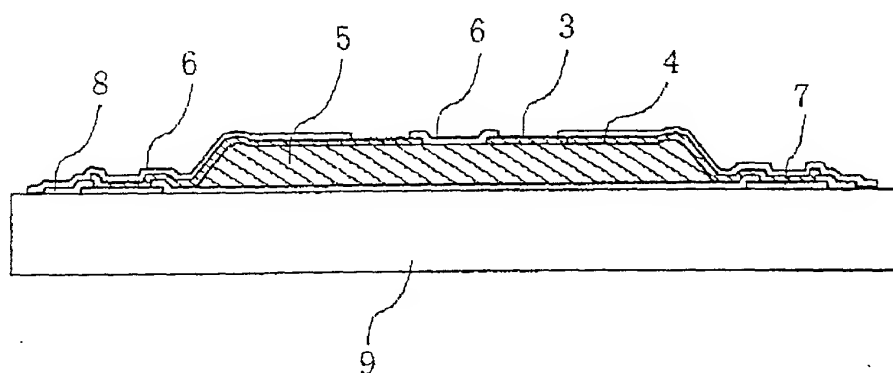


図 16

ファイル名 = D00004211A1.el

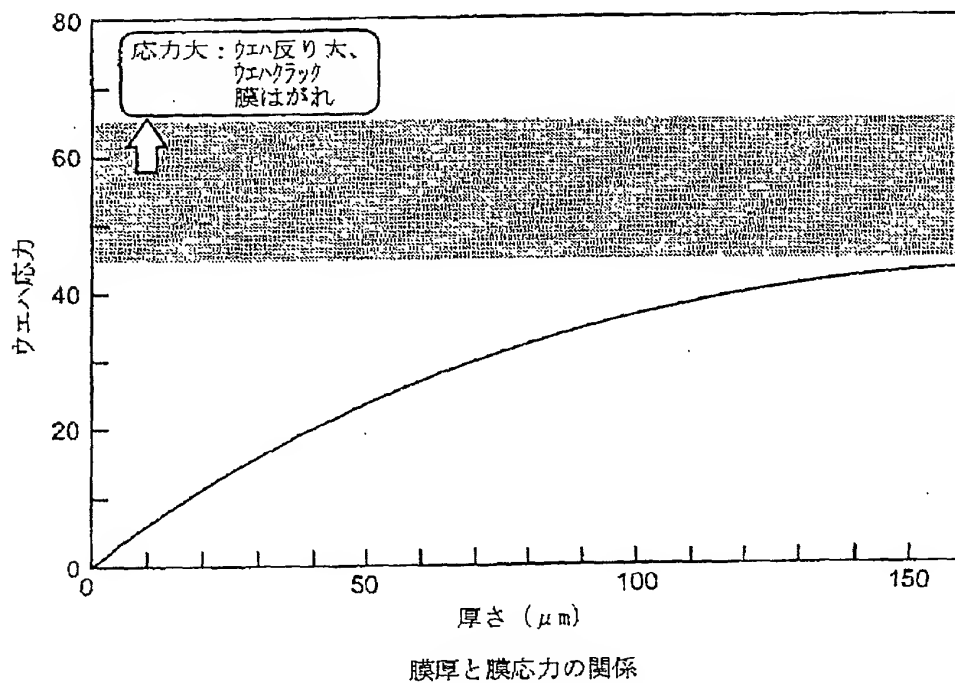
【図 17】

図 17



【図 18】

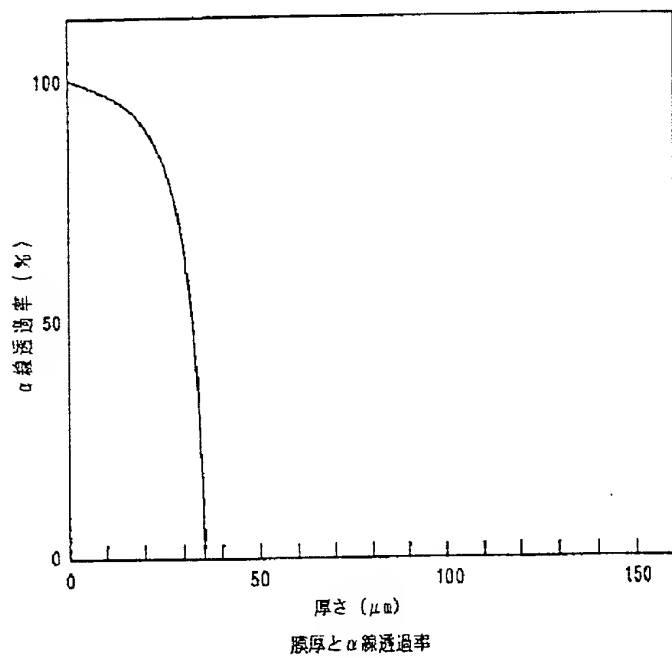
図 18



ファイル名 = D00004211A1.el

【図 19】

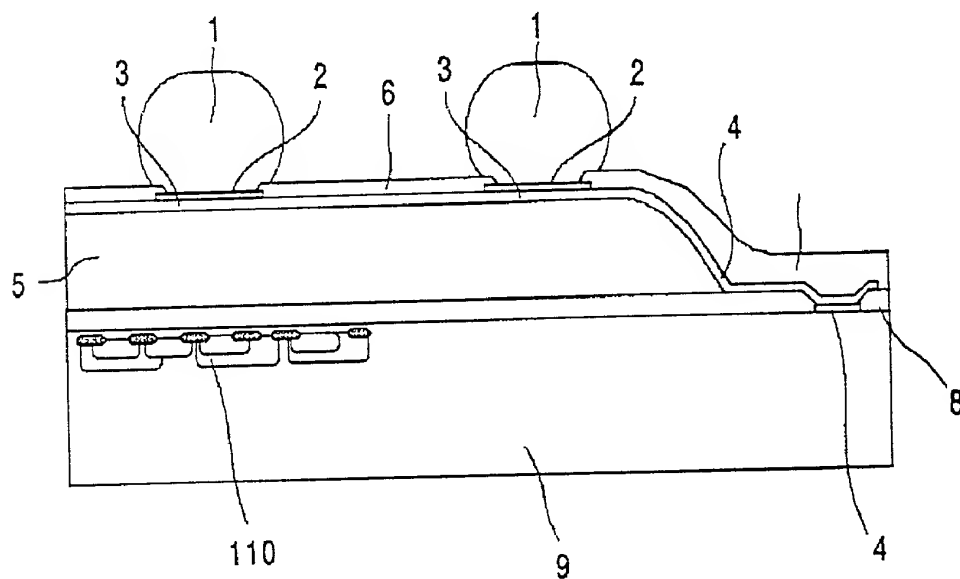
図19



ファイル名 = D00004211A1.e1

【図 20】

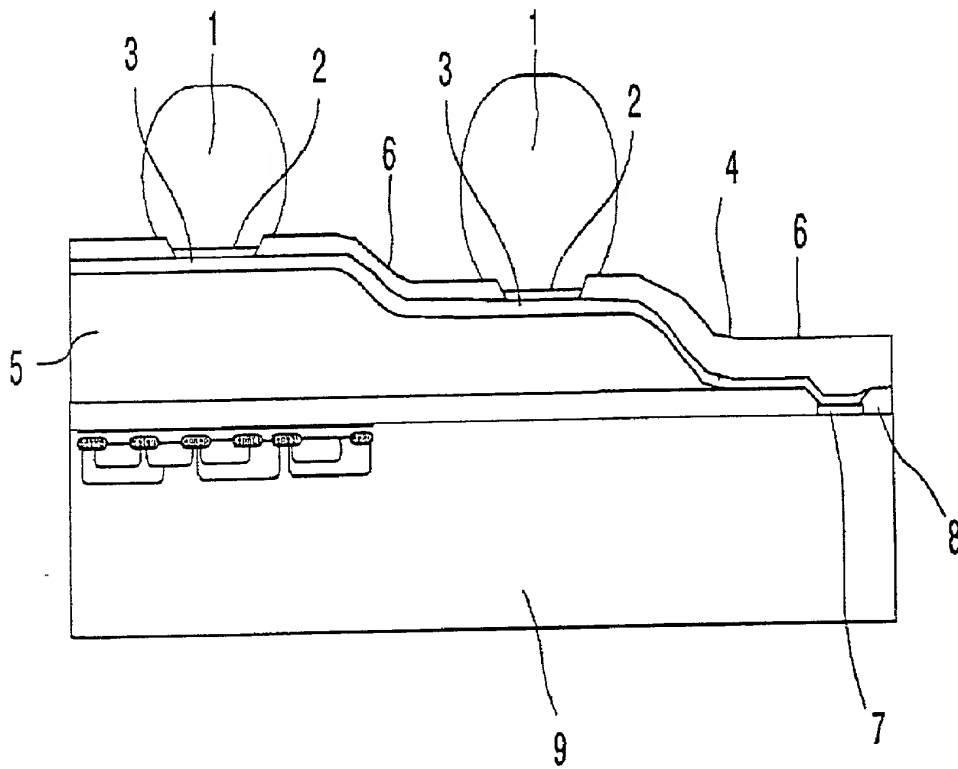
図 20



ファイル名 = D00004211A1.e1

【図 21】

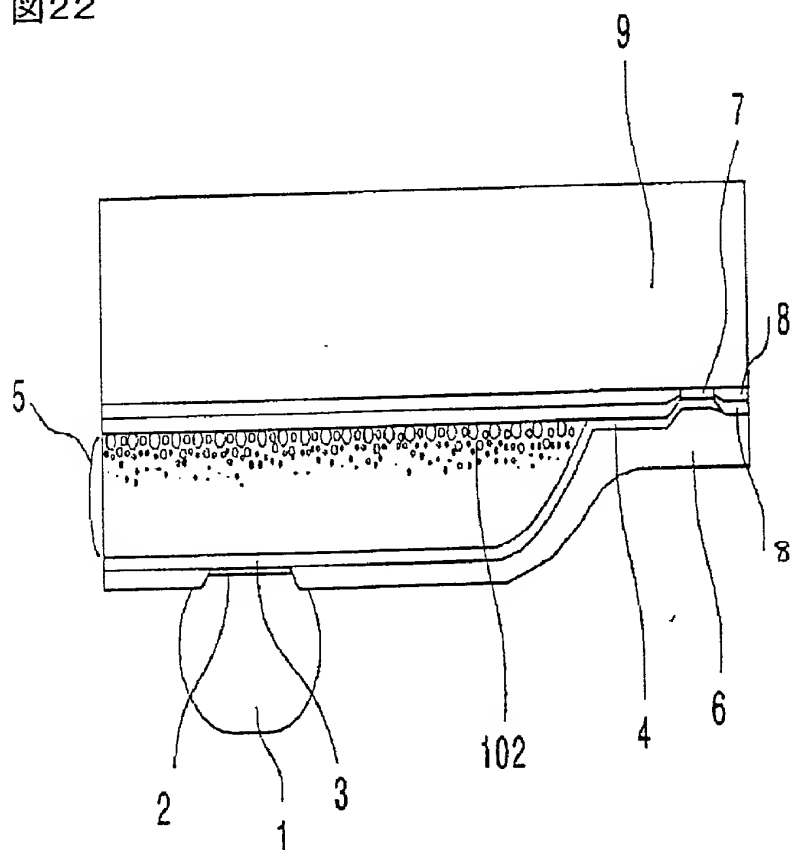
図21



ファイル名 = D00004211A1.el

【図 22】

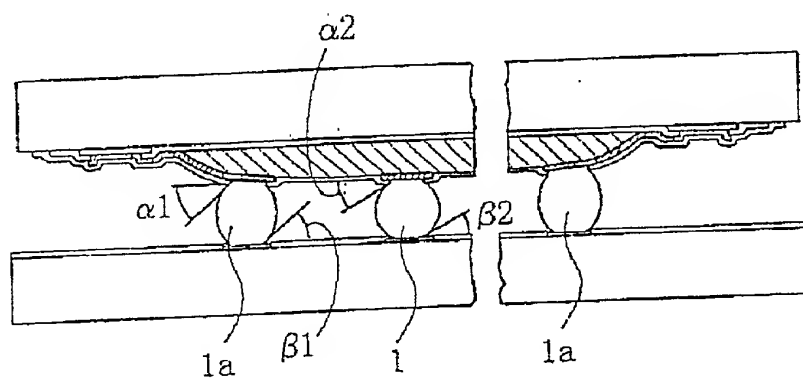
図22



ファイル名 = D00004211A1.el

【図 25】

図 25



ファイル名 = D00004211A1.e1

~~【図28】~~

~~図28~~

図26a

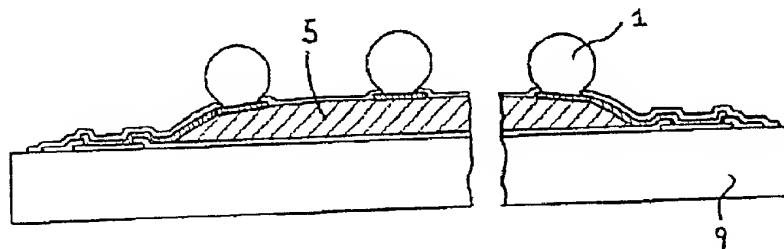
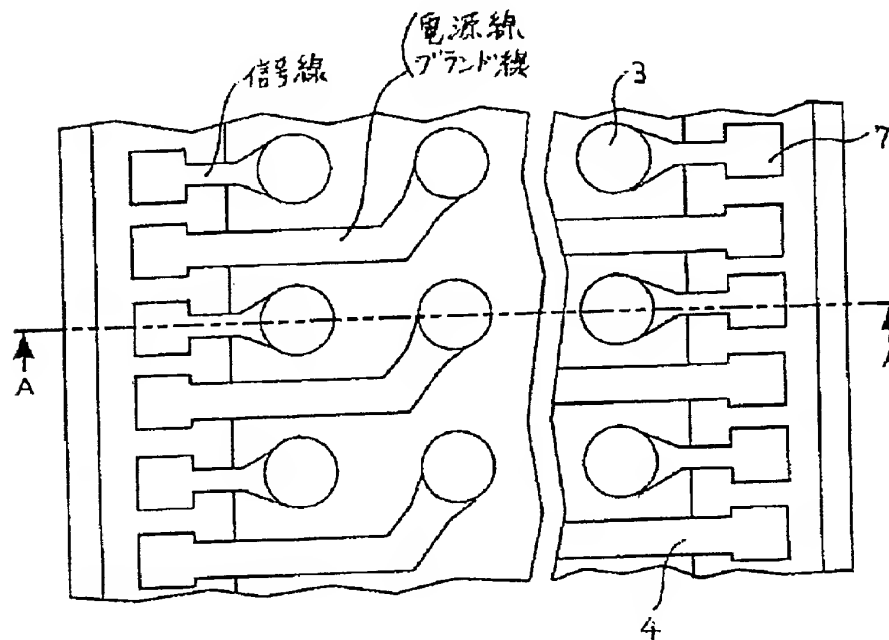


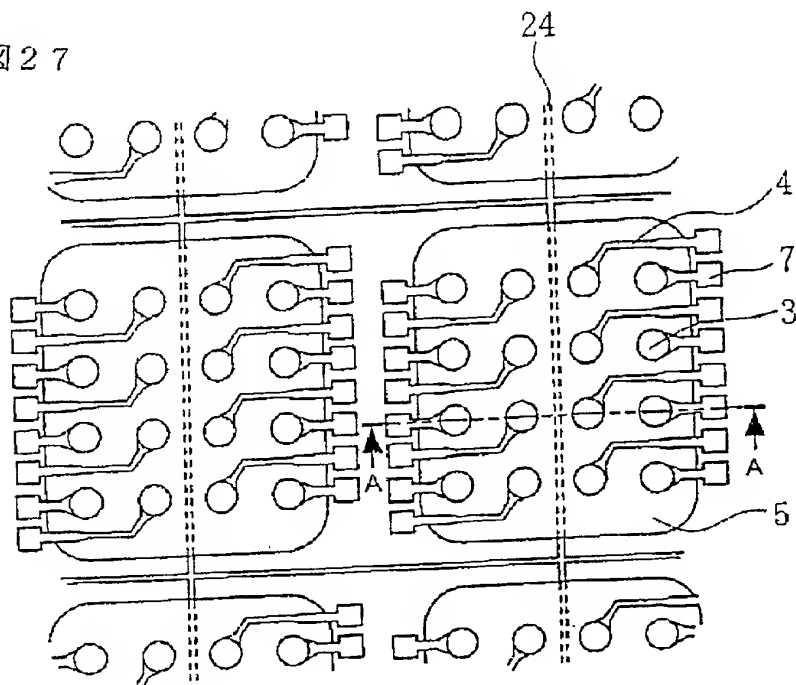
図26b



ファイル名 = D00004211A1.el

【図 27】

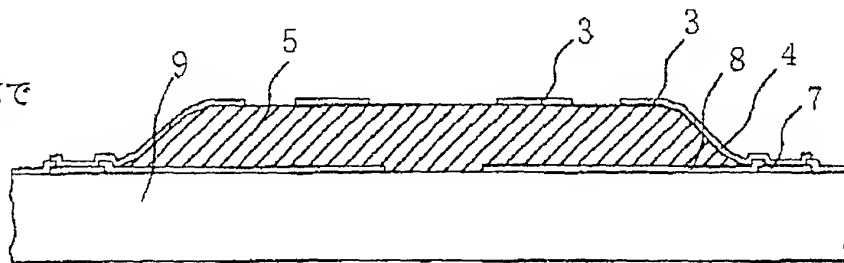
図 27



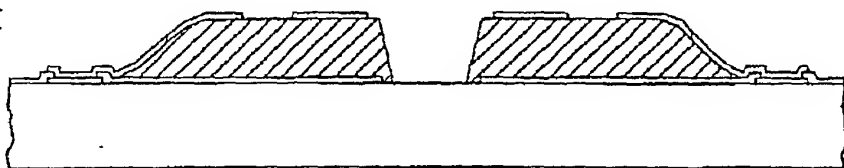
ファイル名 = D00004211A1.el

【図 28】

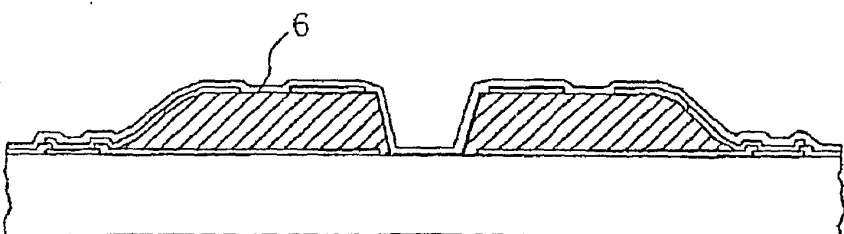
図 28
第六工程まで



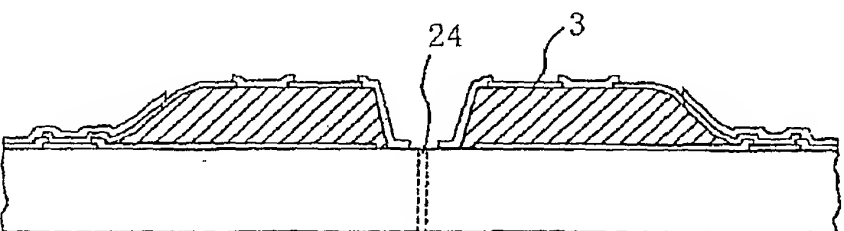
第七工程改



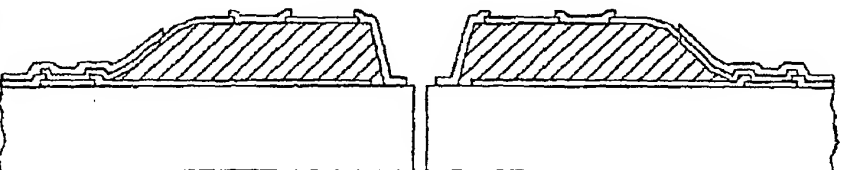
第八工程改



第九工程改



第十工程改

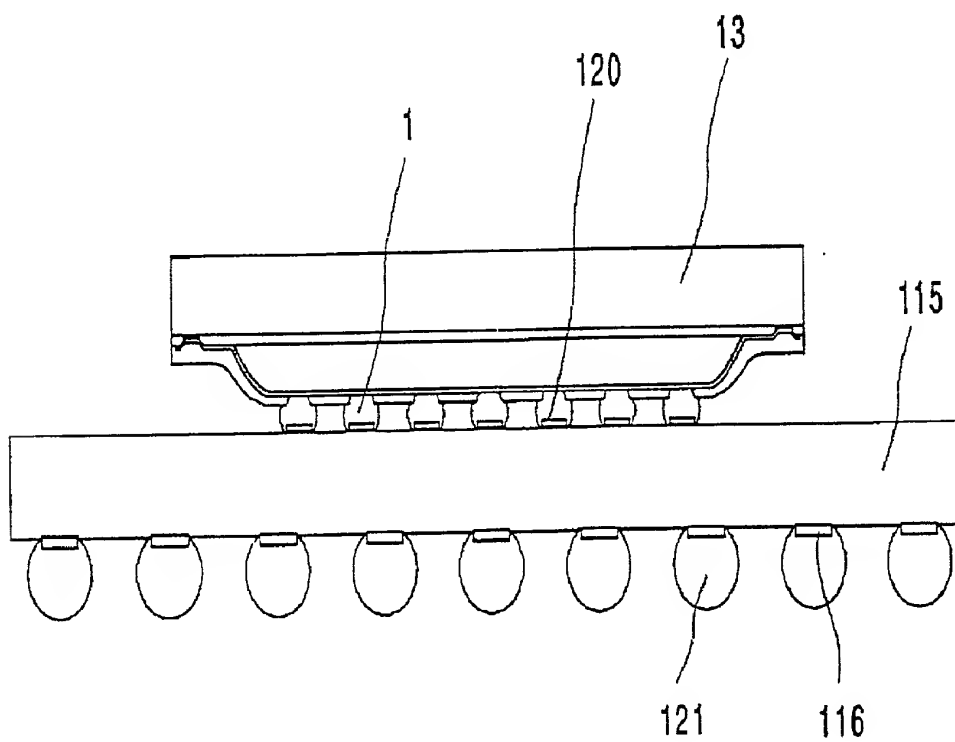


完 成

ファイル名 = D00004211A1.el

【図 29】

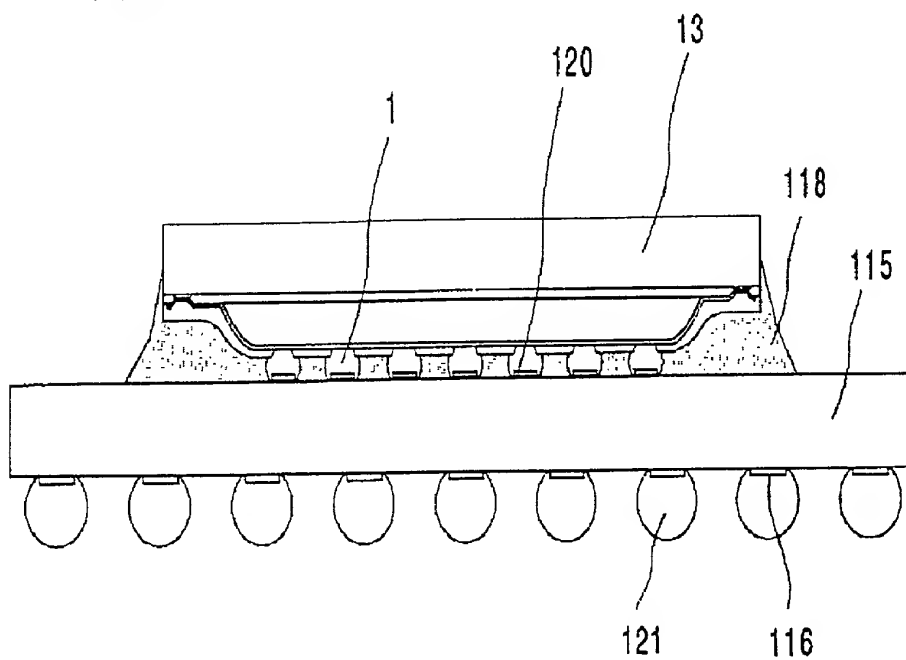
図29



ファイル名 = D00004211A1.e1

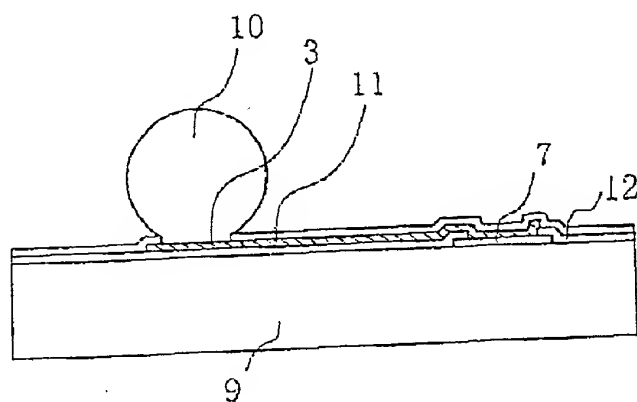
【図 30】

図30



【図 31】

図31



ファイル名 = D00004211A1.el

【図 3 2】

図 3 2

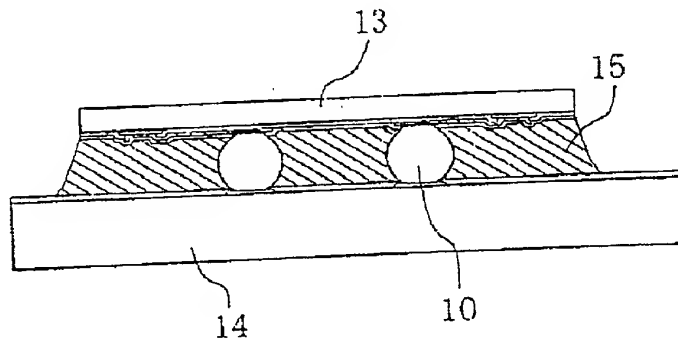
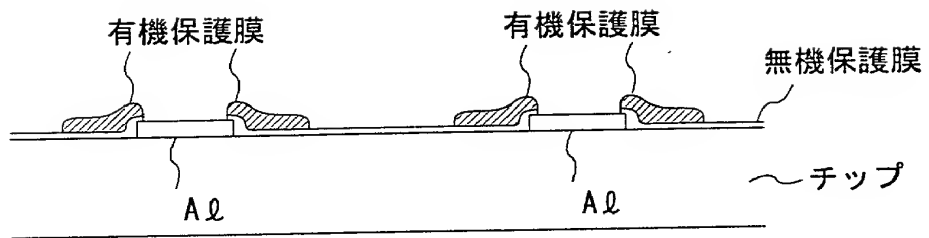


図33a



~~断面図~~ 図33b

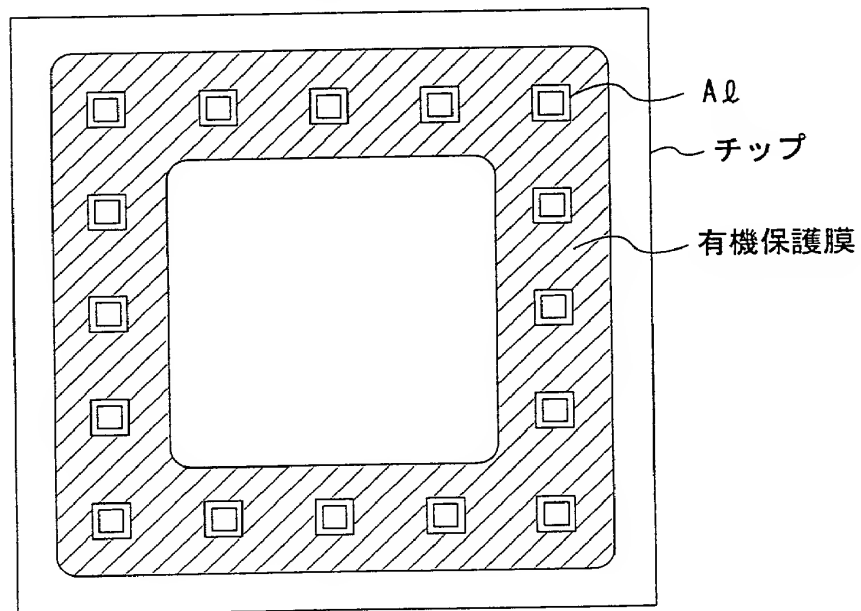


図34a

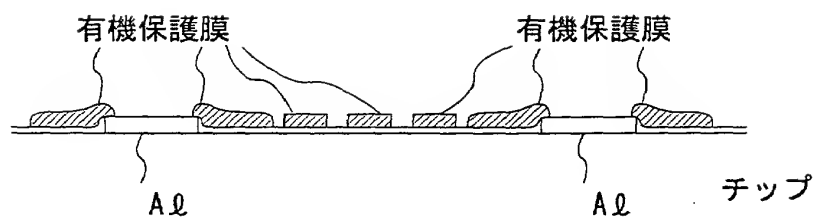


図34b

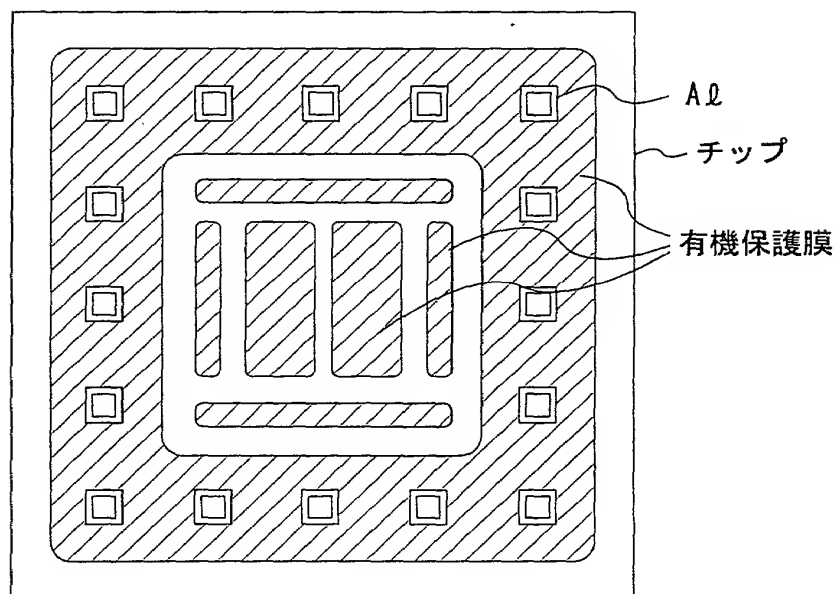
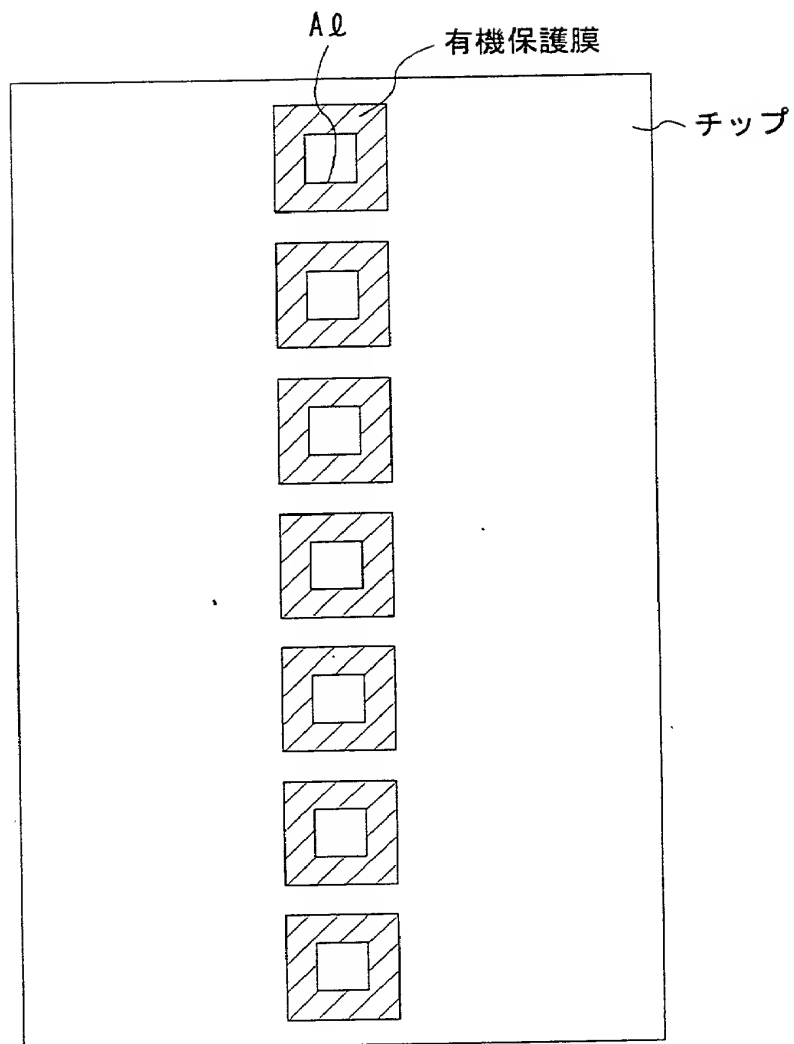
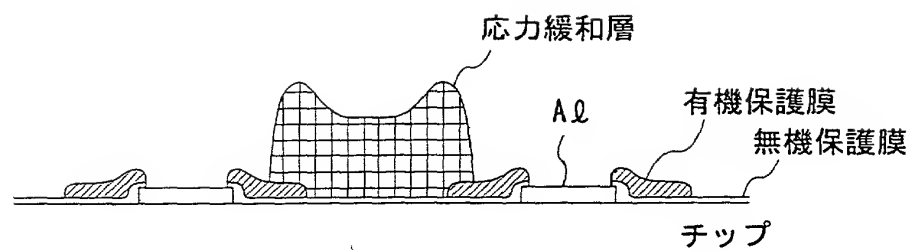


図35



上面図

図36



断面

図37

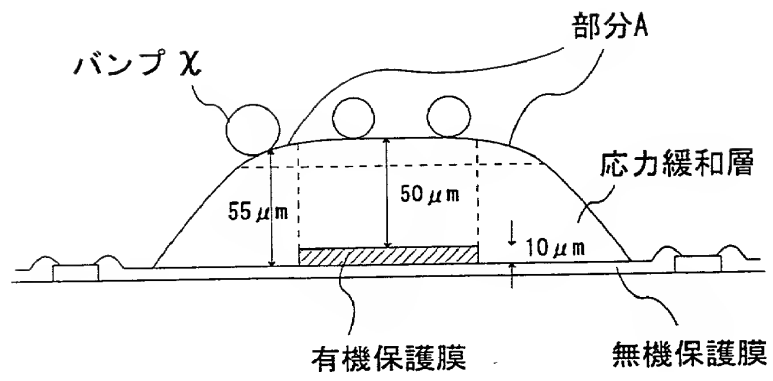
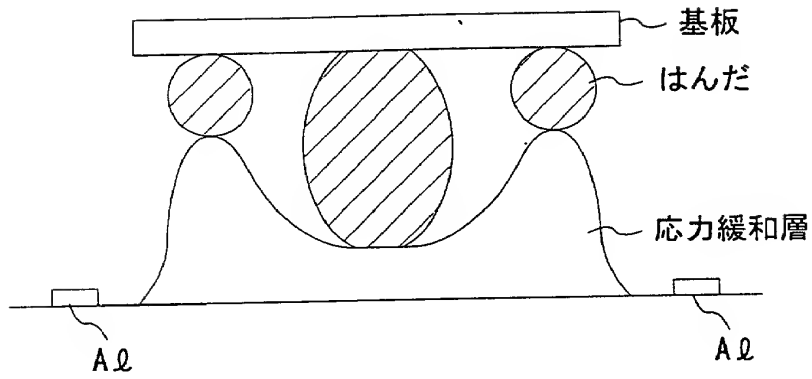


図38



~~図39~~

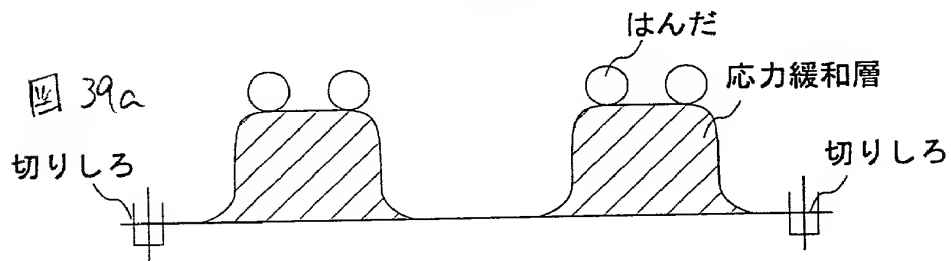


図39b

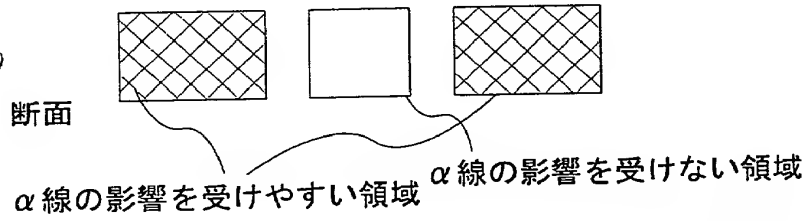


図39c

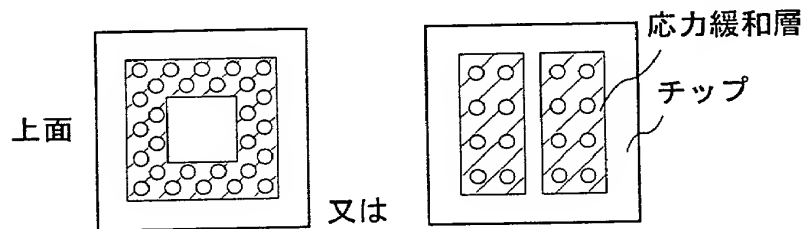
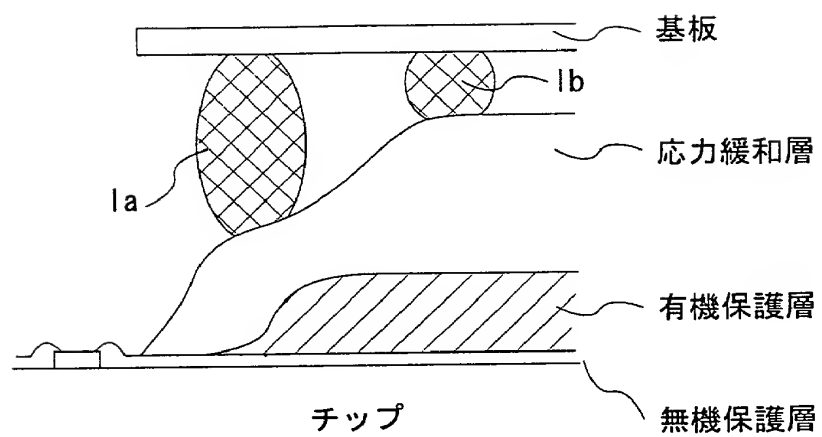


図40



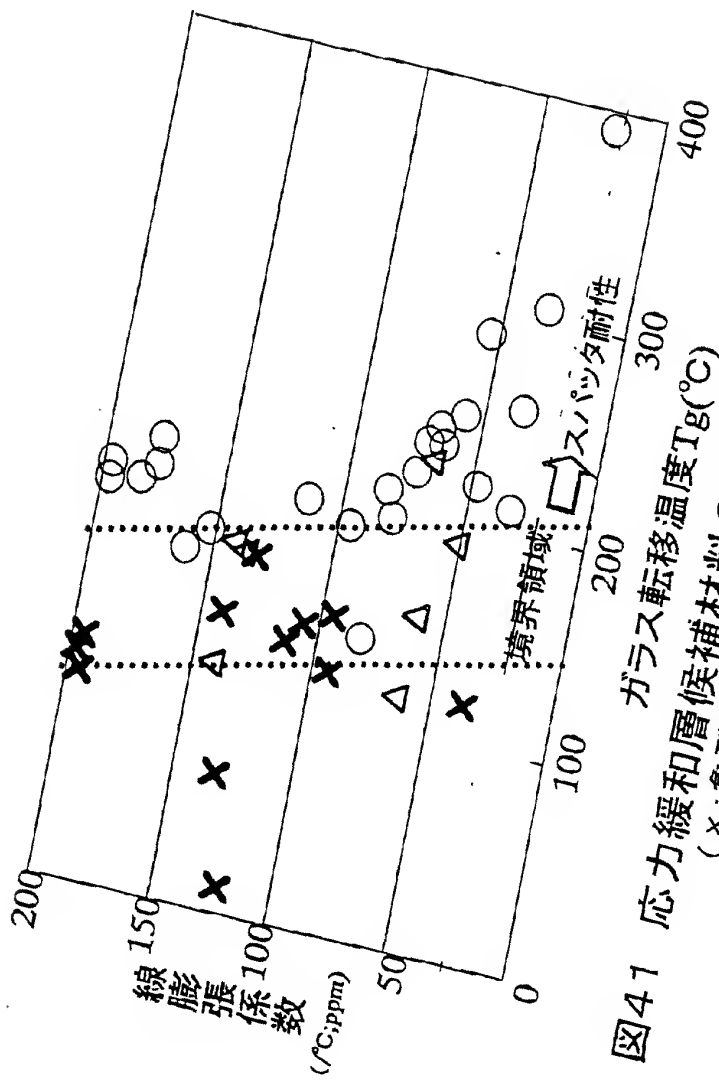


図41 応力緩和層候補材料の物性値とスパッタ耐性
(x; 亀裂発生、Δ; 剝発生、○; 異常無)